

# SDcard-IP コアのご紹介

## IP コア概略

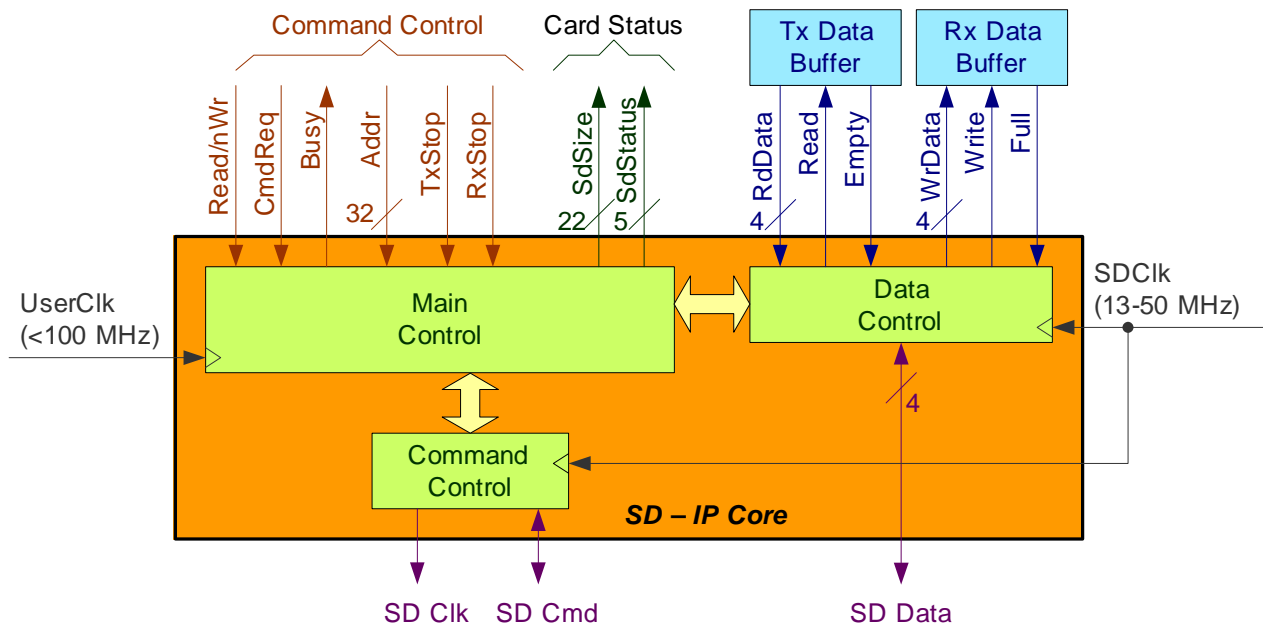
DesignGateway 社の SDcard-IP コアは、SD メモリーカード規格 Ver2.00 に準拠し、ハイスピード SD カードおよび SDHC 規格 SD カードに対応した IP コアです。最大 100MHz のクロックでの転送をサポートし、リード 22MB/s、ライト 20MB/s を実現します。コアは FPGA との親和性に富む完全同期回路にて構成されています。

IP コア起動時に、SD カードに対して初期化に必要な全てのコマンドを自動発行するため、立ち上がり後はユーザ側から直ちにリード・ライトアクセスが可能となります。

## 特長

- ハイスピード SD カード対応 (SDCik 最大 50 MHz)
- リード 22MB/s、ライト 20MB/s を実現
- SD カードの初期化コマンドを自動発行
- 簡素なユーザーインターフェース (制御信号は 5 本のみ)
- CRC16 でデータバスをチェック
- ユーザクロック最大 100 MHz
- SDHC 規格 SD カードをサポート
- SD 4 ビットモードデータバス
- SD メモリーカード規格 Ver2.00 に準拠

## ブロック図



## 使用リソース

本 IP を単体で FPGA に実装した場合、以下のリソースを必要とします。

- Xilinx Spartan3 の場合: 約 371 スライス
- Altera StratixII の場合: 約 261 ALM
- メモリビット数: なし (データバッファは外部に別途必要となります)