

TOE10G-IP 標準デモ手順書(Altera 版)

Rev1.1J 2017/01/11

このドキュメントは TOE10G-IP コアを実装した Altera 製 FPGA 評価ボード(Arria10SoC 開発キット)を 10Gbit イーサネット で通信しコアの実機動作を評価する標準デモの具体的な手順を示したものです。本デモはジャンボ・フレーム対応/非対応のどちらの PC でも評価が可能です。標準デモは送信あるいは受信の半二重通信機能を検証するデモとなります。全二重通信を検証する同時送受信デモについては別途同時送受信デモ手順書を参照してください。

1 動作環境

TOE10G-IP 標準デモの動作環境を図 1-1 に示します。実機デモ要として以下の部材を用意してください。

- 1) Altera 製 FPGA ボード (Arria10 SoC 開発キット)
- 2) 10Gbit イーサネットのポートを持つか、または 10 ギガビット・イーサネット・カードを装着した Windows PC
- 3) FPGA 開発ボードと PC 間を接続する 10Gbit SFP+光トランシーバおよび光ケーブルまたは SFP+ダイレクト・アタッチ・ケーブル
- 4) FPGA ボード付属の JTAG 接続用 micro USB ケーブル
- 5) PC の Dos ウィンドウで動作する“send_tcp_client_10G.exe”および“recv_tcp_client_10G.exe” (DesignGateway 社 Web ページからダウンロード)

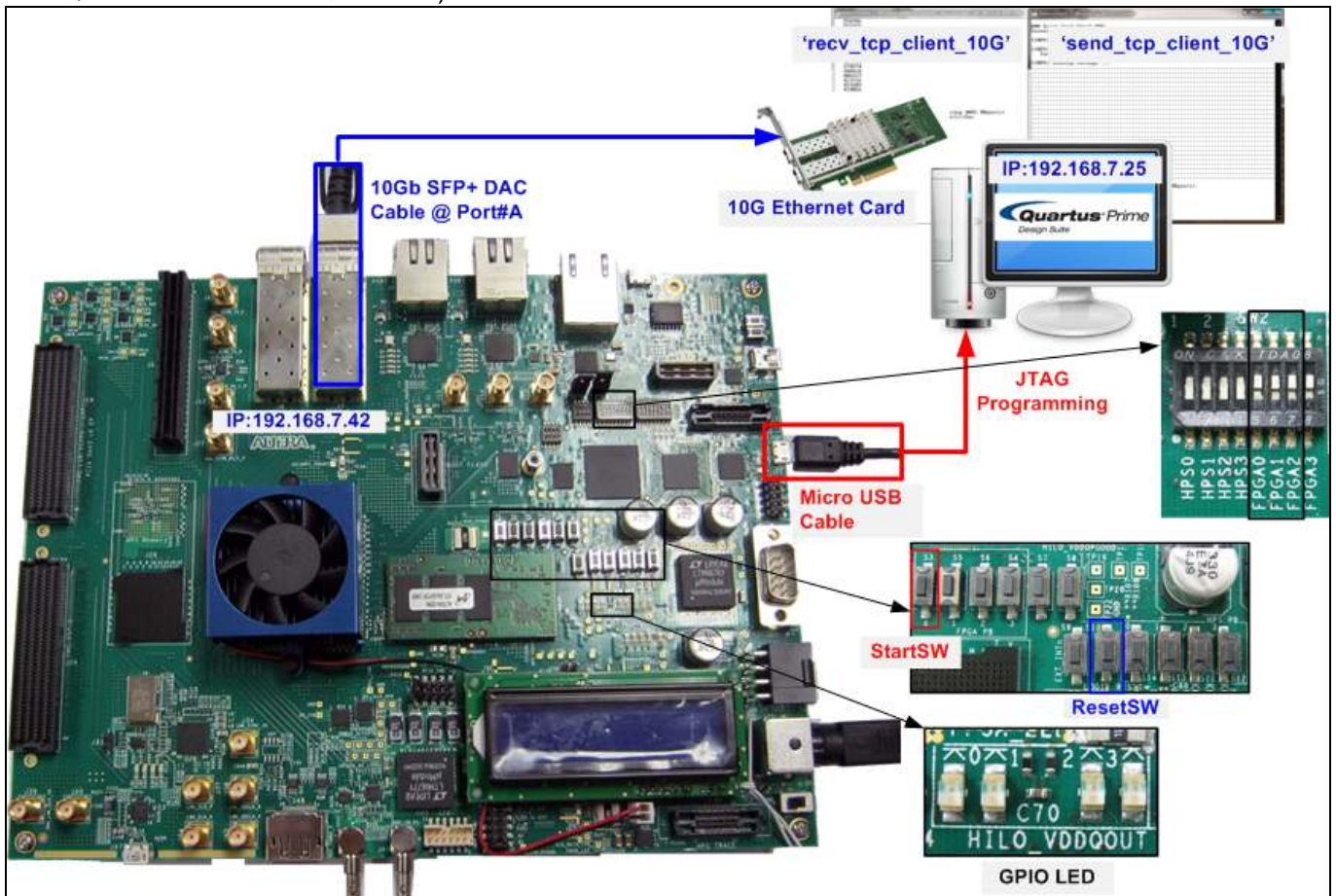


図 1-1: Arria10SoC ボードでの TOE10G-IP 実機デモ環境

注意: 本ドキュメントで例示された実機動作結果は以下のテスト環境にて実測されたものです。

- [1] 10G ネットワーク・アダプタ: Intel X520-DA2
<http://ark.intel.com/ja/products/39776/Intel-Ethernet-Converged-Network-Adapter-X520-DA2>
- [2] 10Gbit SFP+ ダイレクト・アタッチ・ケーブル (ケーブル長 1m)
<http://www.netgear.com/business/products/switches/modules-accessories/axc761.aspx>
- [3] PC 仕様: マザボード ASUS H87M-E, メインメモリ 32 GB, 64-bit Windows7 OS

2 標準デモの説明

本標準デモでは2種類の評価モードを用意しています、一つは送信モードでもうひとつは受信モードです。接続するパソコンは送受信どちらのモードでもTCPのクライアントとして動作し、FPGAボード側がTCPサーバーとして動作します。各々の転送モードでは異なるアプリケーションをパソコン側で走らせる必要があります。テスト・モードや転送パケット・サイズなどのテスト・パラメータを選択するためには、図2-1に示すようにFPGAボードのDIPスイッチのBit5-7の3ビットを設定する必要があります。それぞれのビット定義を表2-1に示します。また、本デモはIPアドレスが固定されています。PC側のIPアドレスは[192.168.7.25]で、FPGA側のIPアドレスは[192.168.7.42]となっています。

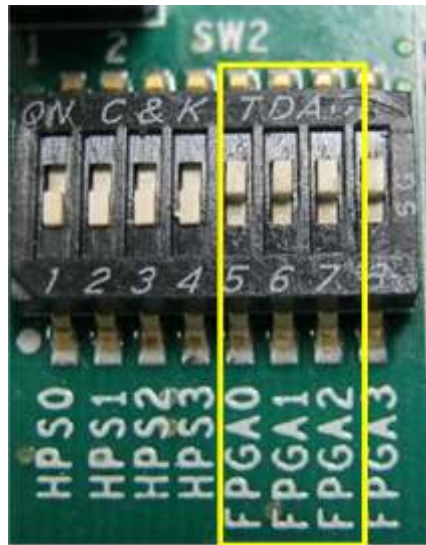


図 2-1: FPGA ボードの DIP スイッチによるテスト・モードの設定

(シルク FPGA0~FPGA2 は、図 2-1 の通り DIP スイッチのビット 5~7 に対応しています)
(また、ON=Logic'0'で下が OFF=Logic'1'となり、図 2-1 では ON,ON,ON です)

表 2-1: DIP スイッチの各ビット定義

シルク	ON (Logic '0')	OFF (Logic '1')
FPGA0	非ジャンボ・フレーム(1456 バイト)での送信モード	ジャンボ・フレーム(8960 バイト)での送信モード
FPGA1	送信モード	受信モード
FPGA2	データ・ベリファイなしでの受信モード	データ・ベリファイありでの受信モード

本デモの動作状態は図 2-2 に示すように 4 ビットの PGA LED (D25~D28) で表示されます。各 LED の状態定義について表 2-2 に示します。図 2-3 はスタート SW とリセット SW の位置を示したものです、スタート SW は S3 でリセット SW は S10 となります。

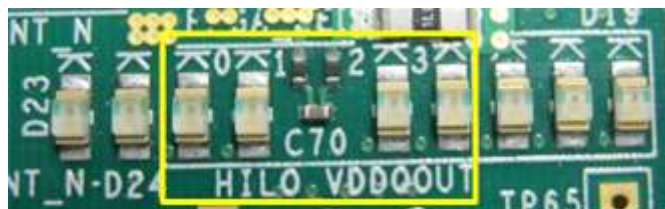


図 2-2: 動作状態を示す 4 ビットの LED (図左から LED0,1,2,3)

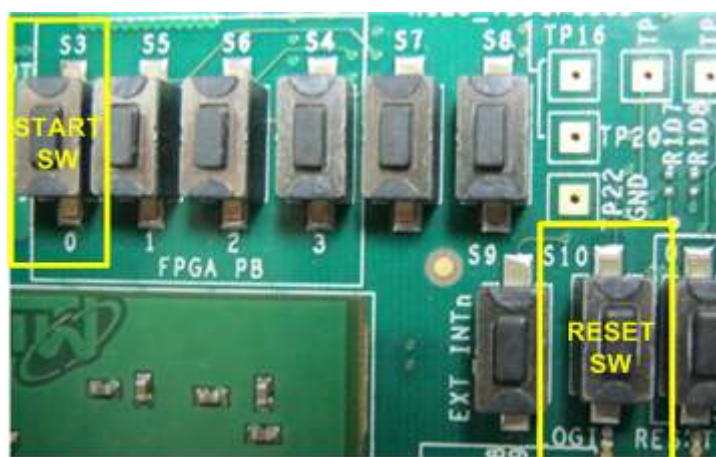


図 2-3: スタート SW(S3)およびリセット SW(S10)の位置

表 2-2: LED 定義

FPGA LED	ON/BLINK	OFF
0	IP コアの初期化完了	IP コアの初期化が未完了 スタート SW(S3)を押したことや、PC 側の IP アドレスが正しく設定されているかを確認してください
1	LED 点滅: 動作タイムアウト	エラー無し、正常動作
2	ジャンボ・フレームモードの送信モード	非ジャンボ・フレームモードの送信モード
3	LED 点滅: 受信モードでデータ・ペリフェイ・エラーを検出 LED ON: ポートのオープンを確立.	アイドル中(ポートはクローズ状態)

注意:

- DIP スイッチは通信動作中には変更せず、必ずアイドル中に行ってください。

各テスト・モードの詳細は次の章を参照してください。

2.1 送信モード

このモードでは、FPGA ボードから PC へ 32GB のデータが転送されます。そして、PC 上にて動作中の“recv_tcp_client_10G.exe”がデータのベリファイを実施します。データ値が正しく無い場合、テスト・アプリケーションはコンソール上にエラーメッセージを表示します。

DIPSW[1]の設定により、2つの転送パケット・サイズを選択可能です。すなわち、1456 バイトは、非ジャンボ・フレーム用であり、8960 バイトはジャンボ・フレーム用です。LED[2]によりジャンボ・フレームの設定を確認できます。

送信モードの操作手順は下記の通りです。

- 1) FPGA ボードはパケット・サイズ/転送サイズ/MAC と IP アドレスなどのパラメータを初期化します。そして、PC との接続を待ちます。
- 2) PC 上のテスト・アプリケーションは、FPGA ボードとの接続をオープンします。そしてデータ転送を待ちます。
- 3) FPGA ボードは PC に対して 4GB データを 8 回分(8x4GB=計 32GB)PC に対してデータ送信を開始し、PC 側では受信データが正しいか確認するベリファイ動作を開始します。
- 4) 全てのデータ転送後、FPGA ボードは、接続をクローズするパケットを送信します。
- 5) PC は ACK を送信して接続をクローズします。そして、ユーザがキャンセルするまで 2)から 5)を繰り返し実施します。

2.2 受信モード

このモードではデータが PC から FPGA ボードへ転送されます。PC 上にて“send_tcp_client_10G.exe”を使用することにより、設定したデータ量が転送されるまでデータを送信します。

このテストではパフォーマンス・テストとデータ・ベリファイの2つのモードがあります。パフォーマンス・テストでは、全て '0' のデータが PC より送信されますが、FPGA ボードでは最高の転送パフォーマンスを確認するため、ベリファイ・モジュールは動作しません。データ・ベリファイ・モードでは、32bit のインクリメントデータが PC にて生成・送信され、FPGA ボードでは同じデータパターンでベリファイを実行します。ベリファイ・エラーが検出された場合は LED[3]が点滅しません。

PC 側のテスト・アプリケーションは、コマンドラインのオプションでベリファイの ON/OFF を指定するのに対し、FPGA ボード側では DIPSW[2]によりベリファイの ON/OFF を設定します。

受信モードの操作手順は、下記の通りです。

- 1) 送信モードの 1)と同様の動作です。
- 2) PC 上のテスト・アプリケーションは、FPGA ボードと接続します。そして、オール'0'のデータもしくは、インクリメントデータの転送を開始します。
- 3) FPGA ボードは、データを受信し、ベリファイ設定されている場合は、ベリファイを行います。
- 4) 全てのデータが転送された後、テスト・アプリケーションは、接続をクローズするパケットを送信します。
- 5) FPGA ボードは、ACK で応答して接続をクローズします。受信モードは送信モードの様なループ動作ではなく、1回しか動作しません。

3 PC 設定

デモを実施する際には、下記の様に PC 上のネットワークを設定する必要があります。

3.1 IP アドレスの設定

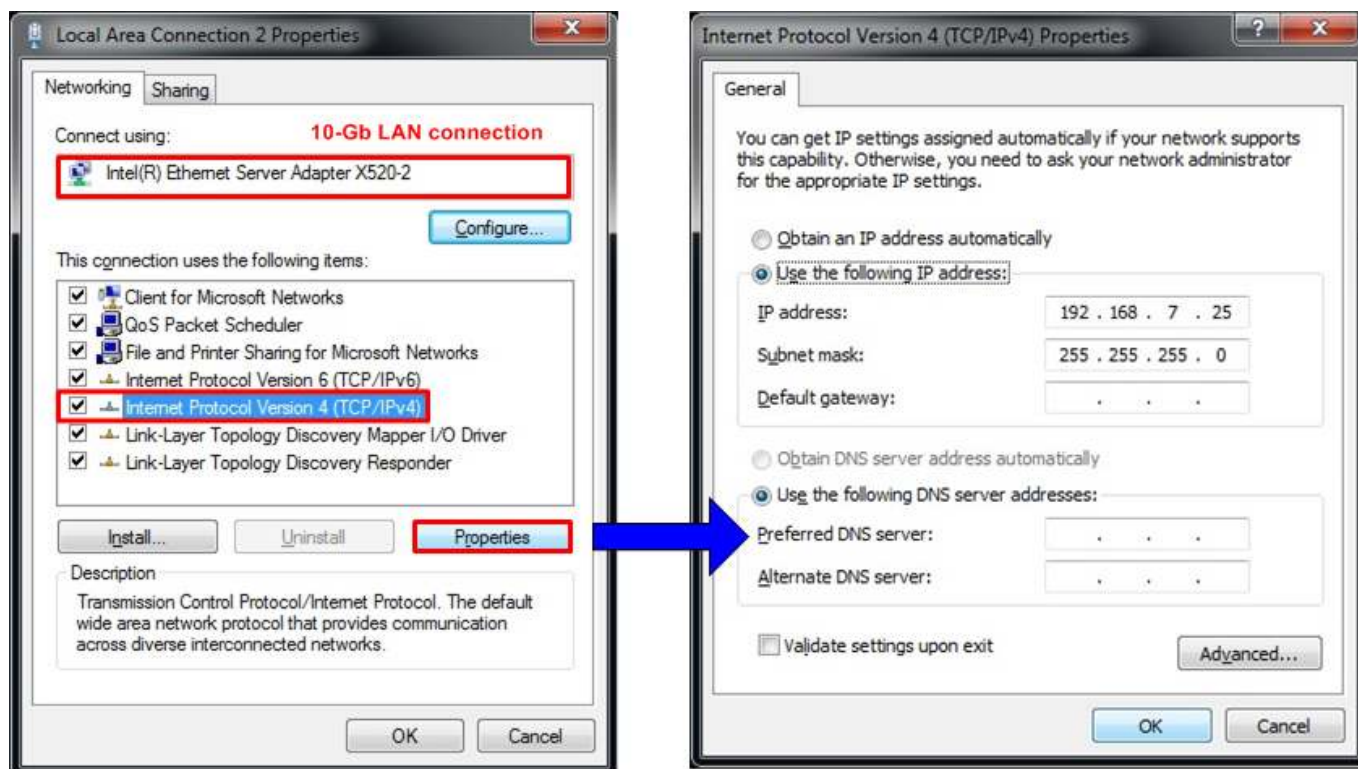


図 3-1: IPv4 設定

- 図 3-1 左図の様に、10GbE 接続のローカルエリア接続プロパティを開きます。
- “TCP/IPv4”を洗濯し、プロパティをクリックします。
- 図 3-1 右図の様に、IP アドレスを **192.168.7.25** に、サブネットマスクを **255.255.255.0** に設定します。

3.2 速度とフレームの設定

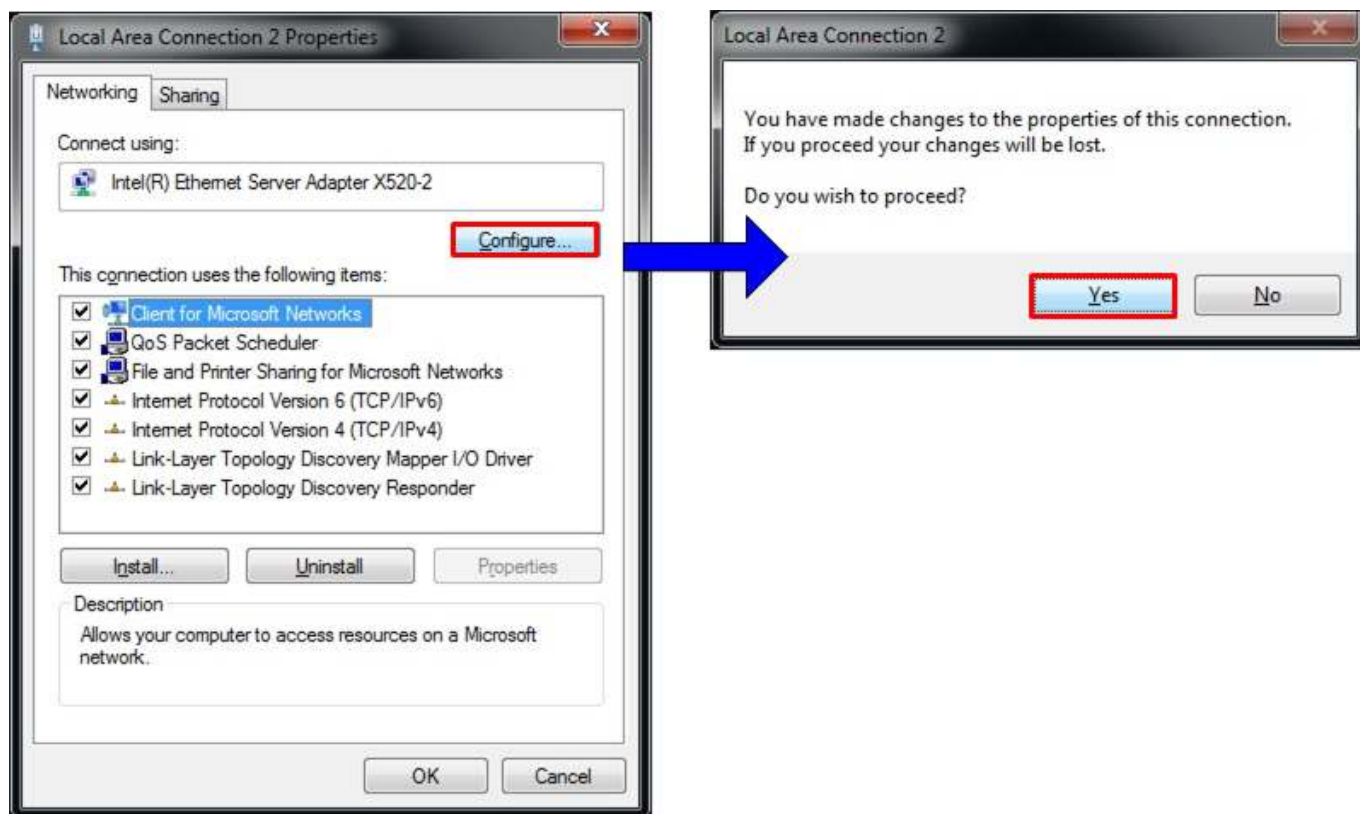


図 3-2: ネットワーク コンフィグ

- Window 上のローカルエリア接続プロパティにて、“Client for Microsoft Networks”を選択し、図 3-2 の様にコンフィグをクリックします。

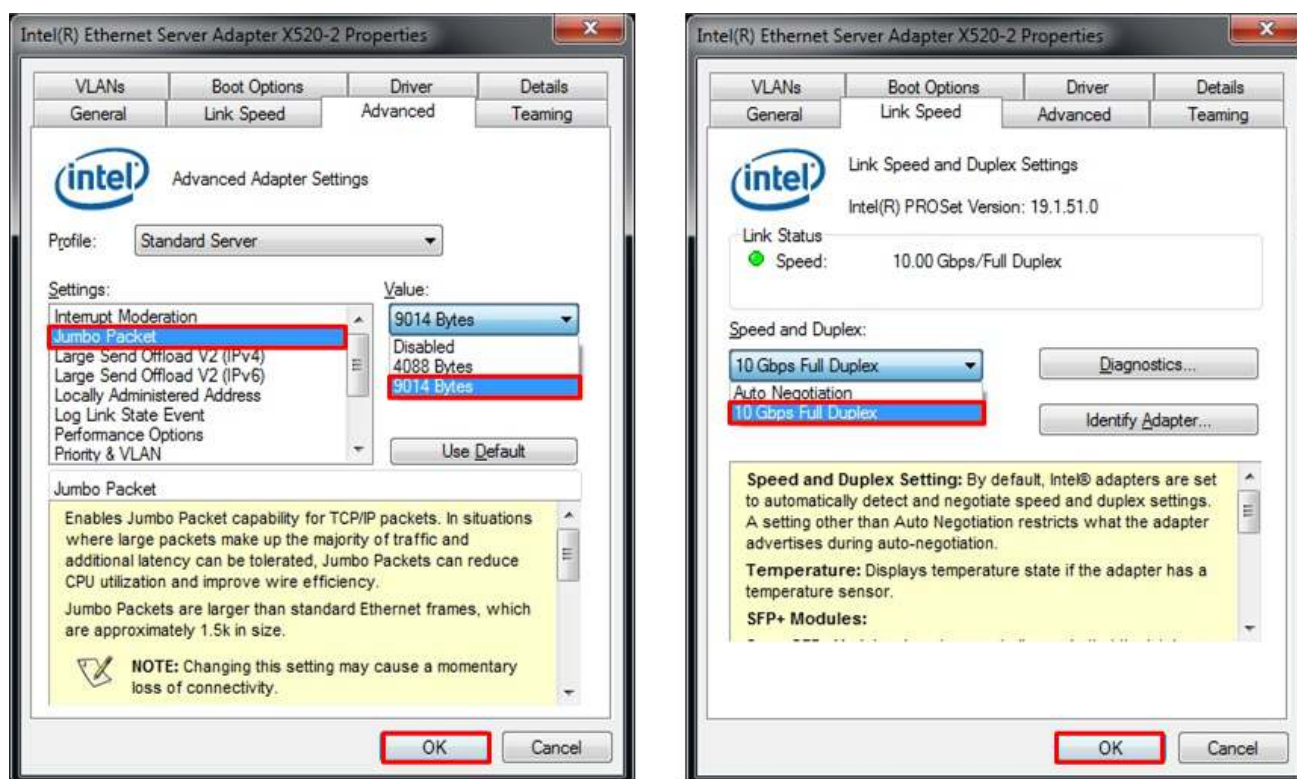


図 3-3: リンク速度とジャンボ・フレーム設定

- アドバンスタブにて、ジャンボパケットを選択し、図 3-3 の左図のように、ジャンボ・フレームを評価する場合“9014 バイト”に、非ジャンボ・フレーム評価の場合、“Disabled”を設定します。
- リンクスピードタブにて、図 3-3 の右図のように 10 ギガビット転送テストのために、“10 Gbps Full Duplex”を選択します。

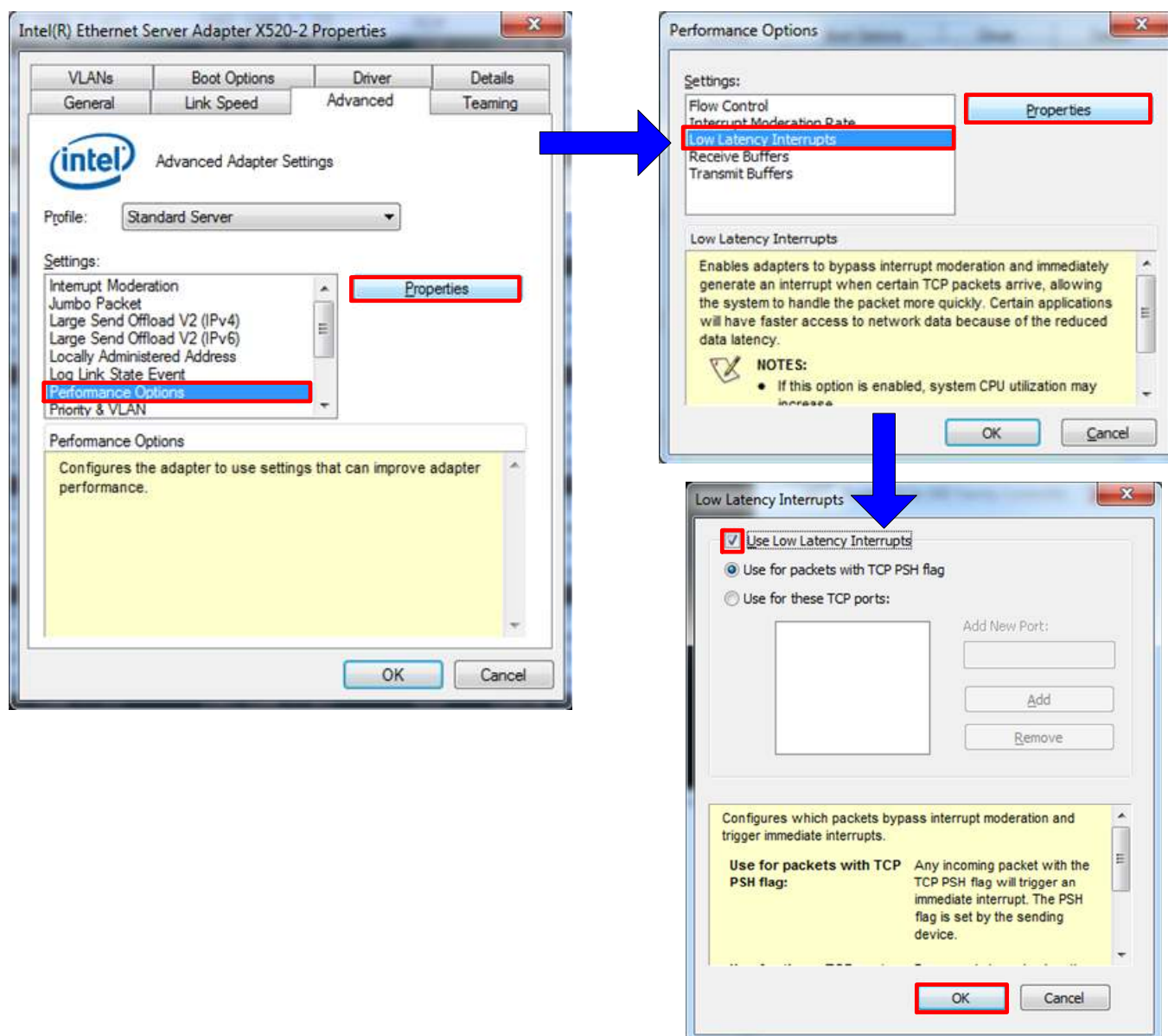


図 3-4: パフォーマンスのオプション設定

- 更にアドバンスタブにて、“Performance Options”を選択し、“Properties”のボタンを押下します。
- “Performance Options”ウインドウにて“Low Latency Interrupts”を選択し“Properties”のボタンを押下します。
- “Low Latency Interrupts”ウインドウにて“Low Latency Interrupts”を選択し“OK”ボタンを押下します。
- “OK”ボタンで設定をセーブし各設定ウインドウを終了します。

3.3 電源オプションの設定

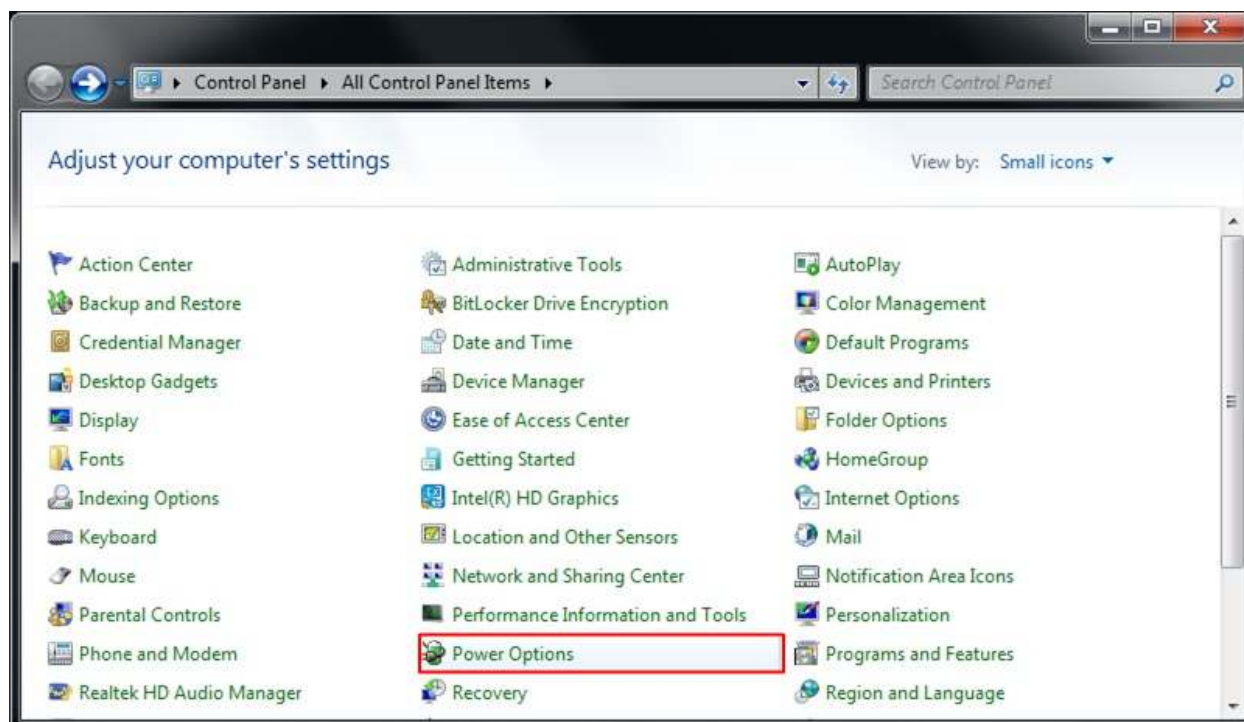


図 3-5: 電源オプション

- コントロール・パネルより図 3-5 のように電源オプションを選択します。
- 電源プランの選択にて、図 3-6 のように高パフォーマンスに設定します。

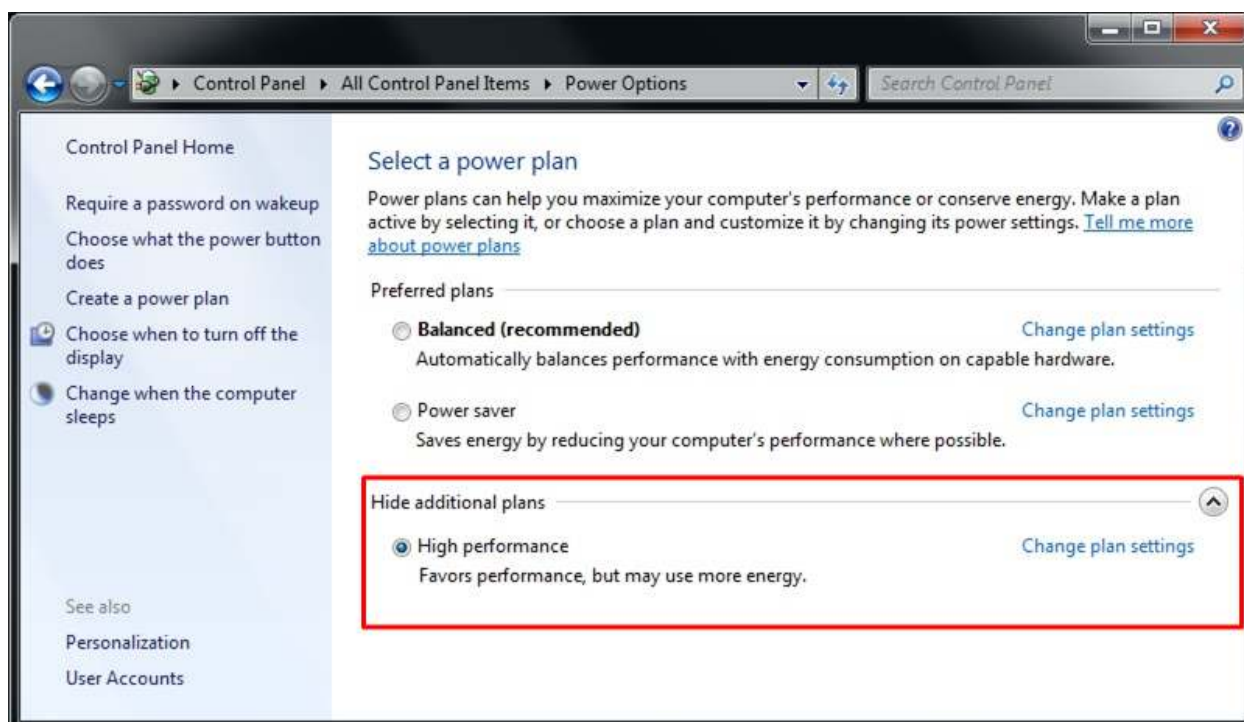


図 3-6: 高パフォーマンス・オプションの設定

4 デモ実施方法

送信/受信モードどちらのデモにも、下記の様に、同じハードウェア設定の初期手順が必要です。

- FPGA ボード付属のマイクロ USB ケーブルを FPGA ボードと PC 間に接続し、FPGA ボードの電源ケーブルも接続します。



図 4-1: マイクロ USB ケーブルの接続

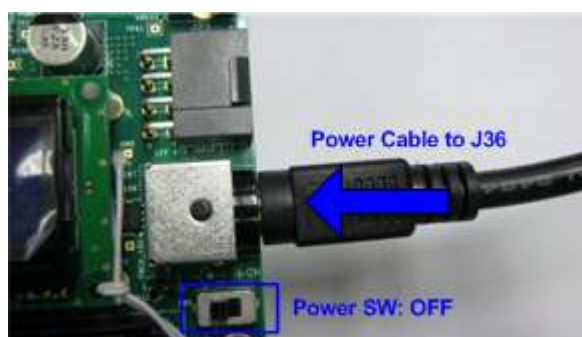


図 4-2: 電源ケーブルの接続

- 10Gbit SFP+ DAC(ダイレクト・アタッチ・ケーブル)または SFP+光トランシーバ&光ケーブルを SFP+のポート A と PC 間に接続します。



図 4-3: SFP+ケーブルの接続

- PC のネットワーク設定を 3 章に説明したようにセットします。
- FPGA ボードの電源を投入します。

- Aria10SoC 開発キット内の”Clock Controller”アプリケーションを起動します。図 4-4 に示すように Si5338(U50)タブを選択し、CLK3 の周波数値を”322.265625”MHz にセットします。”Set”ボタンを押下し発振クロック周波数を322.265625MHz に設定します。

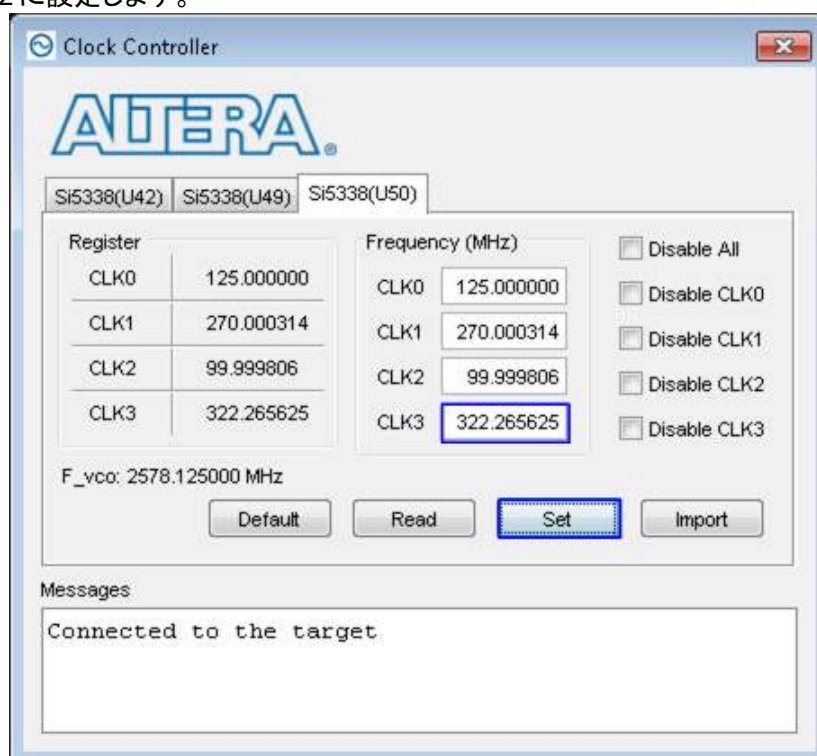


図 4-4: リファレンス・クロックの設定

- Quartus プログラマを起動し、デモ用の SOF ファイルを選択して図 4-5 のようにコンフィグレーションします。

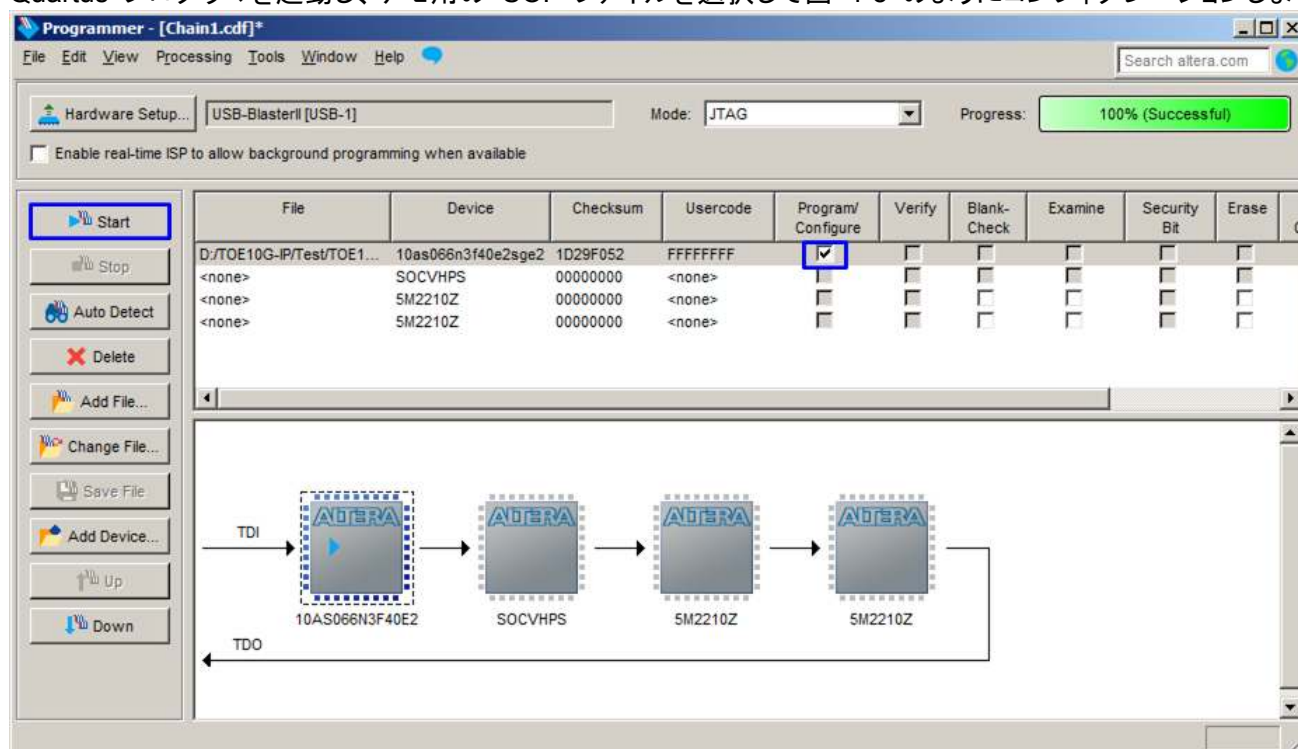


図 4-5: SOF ファイルのコンフィグレーション

- リファレンス・デザインでは Altera から提供された 10G EMAC の評価用 IP コアを使っているため、図 4-6 のように 10G EMAC が評価用であることを示す注意メッセージが表示されます。リファレンス・デザインではコンフィグレーション完了後大体 20 分程度の実機動作が可能なようです。(Cancel ボタンを押すと直ちに動作が停止してしまうので動作中はこのボタンを押さないでください。)

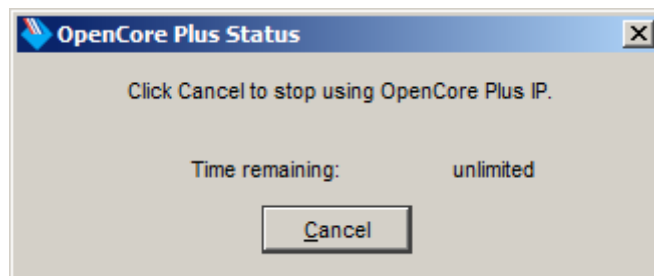


図 4-6: OpenCore Plus IP の注意メッセージ

- 図 2-3 で図示していますが S3 位置のスタート SW を押下してシステムの初期化を実行します。そして図 4-7 または図 4-8 に示すように LED0 と DIPSW のビット 0 に応じた設定で LED が点灯することを確認してください。



図 4-7: DIPSW[0]='0'(非ジャンボ・フレーム)とした場合のスタート SW 押下後の LED 点灯状態



図 4-8: DIPSW[0]='1'(ジャンボ・フレーム)とした場合のスタート SW 押下後の LED 点灯状態

これでデモ・システムにてデータ転送テストの準備が完了しました、データ送信・受信テストの具体的な手順については次の章で説明します。

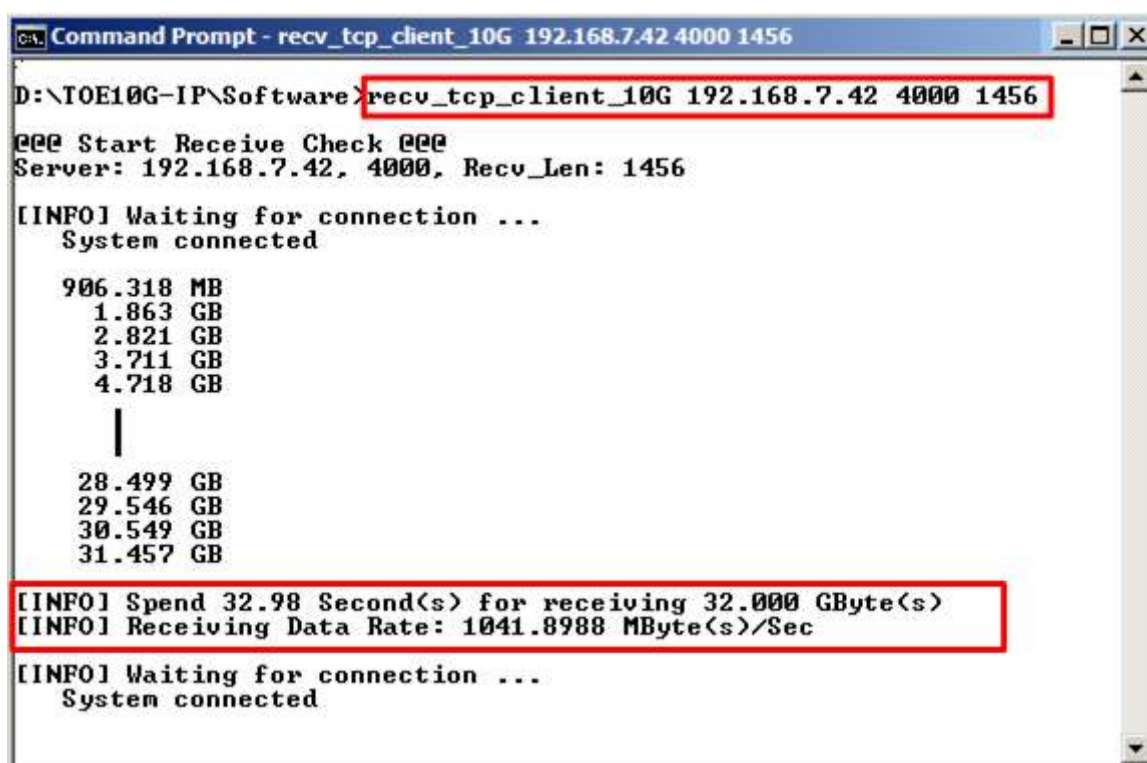
ご注意: 実機デモにおける転送パフォーマンスはテスト PC のパフォーマンスに依存するため、10Gbit イーサネットの送受信を実行するに十分な能力を備えた PC を用意する必要があります。

4.1 送信デモ手順

送信デモは繰り返しループで実行するため、評価を終了させるためにはユーザがアプリケーションをキャンセルする必要があります。

4.1.1 非ジャンボ・フレームの送信評価

- DIPSW[1] = ON として送信モードを指定します。
- DIPSW[0] = ON で非ジャンボ・フレームを指定し、LED2 が消灯状態であることを確認します。
- PC の DOS 窓(コマンド・プロンプト)を開き“recv_tcp_client_10G”を実行します。この DOS アプリケーションのコマンドラインは以下のフォーマットとなります。
recv_tcp_client_10G <FPGA 側 IP アドレス> <ポート番号> <パケット・サイズ>
- 本デモでは以下のコマンドラインとしてください。
recv_tcp_client_10G 192.168.7.42 4000 1456
- 注意：本デモは IP アドレス、ポート番号、パケット・サイズが全て固定でデザインされています。従って、製品版添付のプロジェクト・ファイルにてそれぞれの値を HDL ソースコードで変更し再コンパイルしない限り、必ず上のパラメータを使ってコマンドラインを実行してください。
- テスト・アプリケーションは現在の転送データ数を下図 4-9 のようにリアルタイムで表示します。32GB 分の送信で 1 ループとなり転送パフォーマンスが表示され、そのループが繰り返されます。
- 送信デモを終了(キャンセル)しアイドル状態に戻すためには、“Ctrl + C”キーを押してください。



```

C:\> Command Prompt - recv_tcp_client_10G 192.168.7.42 4000 1456
D:\> \TOE10G-IP\Software> recv_tcp_client_10G 192.168.7.42 4000 1456
@@@ Start Receive Check @@@
Server: 192.168.7.42, 4000, Recv_Len: 1456

[INFO] Waiting for connection ...
System connected

906.318 MB
1.863 GB
2.821 GB
3.711 GB
4.718 GB

|

28.499 GB
29.546 GB
30.549 GB
31.457 GB

[INFO] Spend 32.98 Second(s) for receiving 32.000 GByte(s)
[INFO] Receiving Data Rate: 1041.8988 MByte(s)/Sec

[INFO] Waiting for connection ...
System connected
  
```

図 4-9: 非ジャンボ・フレームの送信デモ



図 4-10: 非ジャンボ・フレームの送信中の LED 状態

4.1.2 ジャンボ・フレームの送信評価

- DIPSW[1] = ON として送信モードを指定します。
- DIPSW[0] = OFF でジャンボ・フレームを指定し、LED2 が点灯状態であることを確認します。
PC の DOS 窓(コマンド・プロンプト)を開き“recv_tcp_client_10G”を実行します。
- 本デモでは以下のコマンドラインとしてください。
recv_tcp_client_10G 192.168.7.42 4000 8960
- 非ジャンボ・フレームの送信評価と同様、現在の転送データ数を下図 4-11 のようにリアルタイムで表示します。
32GB 分の送信で1ループとなり転送パフォーマンスが表示され、そのループが繰り返されます。
- 送信デモを終了(キャンセル)しアイドル状態に戻すためには、“Ctrl + C”キーを押してください。



```

Command Prompt - recv_tcp_client_10G 192.168.7.42 4000 8960
D:\TOE10G-IP\Software>recv_tcp_client_10G 192.168.7.42 4000 8960
@@@ Start Receive Check @@@
Server: 192.168.7.42, 4000, Recv_Len: 8960

[INFO] Waiting for connection ...
System connected

    1.163 GB
    2.329 GB
    3.495 GB
    |
    28.813 GB
    29.980 GB
    31.146 GB

[INFO] Spend 28.27 Second(s) for receiving 32.000 GByte(s)
[INFO] Receiving Data Rate: 1.2155 GByte(s)/Sec

[INFO] Waiting for connection ...
System connected
  
```

図 4-11: ジャンボ・フレームの送信デモ



図 4-12: ジャンボ・フレームの送信中の LED 状態

4.2 受信デモ手順

4.2.1 パフォーマンス・テスト・モード

- DIPSW[1] = OFF として受信モードを指定します。
- DIPSW[2] = ON として(ベリファイしない)パフォーマンス・モードを指定します。
- PC の DOS 窓を開き “send_tcp_client_10G” を実行します。この DOS アプリケーションのコマンドラインは以下のフォーマットとなります。図 4-13 にコマンドラインの入力例を示します。

send_tcp_client_10G <FPGA 側 IP アドレス> <ポート番号> <60KByte 単位での転送数> <モード>

- <転送数>は 60Kbyte 単位で例えば 32Gbyte の場合 559241 となります。有効な値は 1~559241 です。
- <モード>は 0 がパフォーマンス・テスト用で全データがゼロ、1 がベリファイテスト用で 32bit インクリメンタル・パターンとなります。

- 本デモでは送信デモと同様 IP アドレスとポート番号が固定されていますのでその2つの引数については必ず以下のコマンドラインとしてください。(変更するためには製品版のプロジェクトにて HDL ソースコードで変更・再コンパイルする必要があります。)

send_tcp_client_10G 192.168.7.42 4000 559241 0



図 4-13: パフォーマンス・テスト・モードのコマンドライン

- テスト・アプリケーションは図 4-14 に示すように転送中 “...” を表示します。and time usage with performance is displayed when complete data transfer, as shown in 図 4-14: パフォーマンス・テスト・モードの受信デモ.

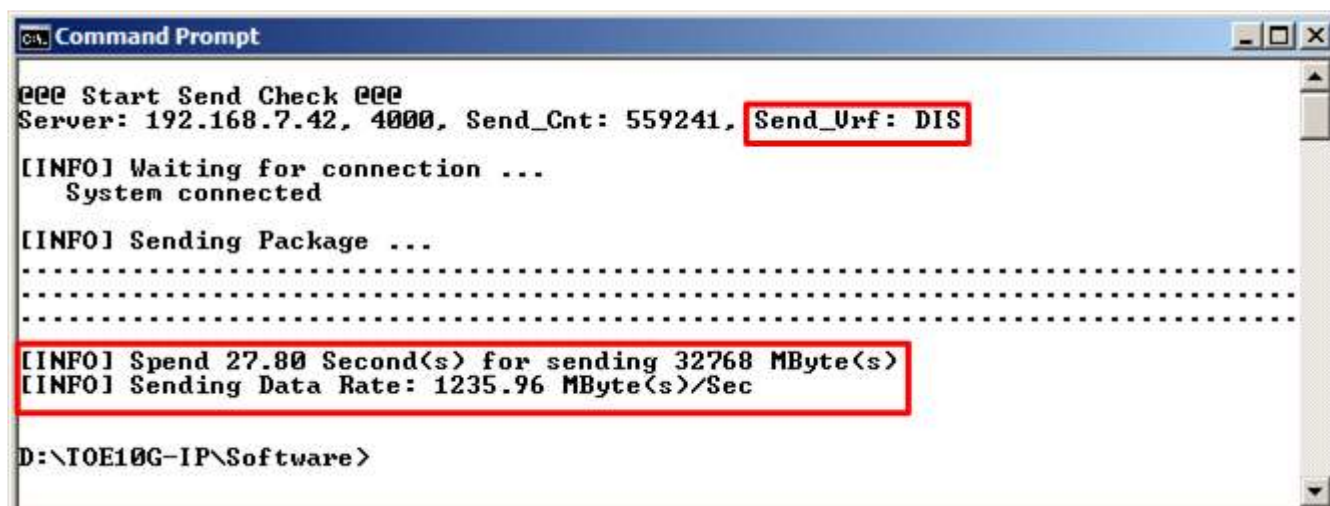


図 4-14: パフォーマンス・テスト・モードの受信デモ

4.2.2 ベリファイ・モード

- DIPSW[1] = OFF として受信モードを指定します。
- DIPSW[2] = OFF としてベリファイ・モードを指定します。
- PC の DOS 窓を開き “send_tcp_client_10G” を実行します。 図 4-15 にコマンドラインの入力例を示します。コマンドラインでの各パラメータについては 4.2.1 パフォーマンス・テスト・モードを参照してください。

send_tcp_client_10G 192.168.7.42 4000 559241 1



図 4-15: ベリファイ・モードのコマンドライン

- テスト・アプリケーションは図 4-16 に示すように転送中“...”を表示します。定データ数のデータ転送が完了すると総転送数と所要時間および転送パフォーマンスが表示されます。
- また、テスト実行中に FPGA 側でベリファイ・エラーを検出した場合(受信データがインクリメンタル・パターンと合致しないデータを受信した場合)、LED3 が点滅してエラーの発生をユーザに通知します。

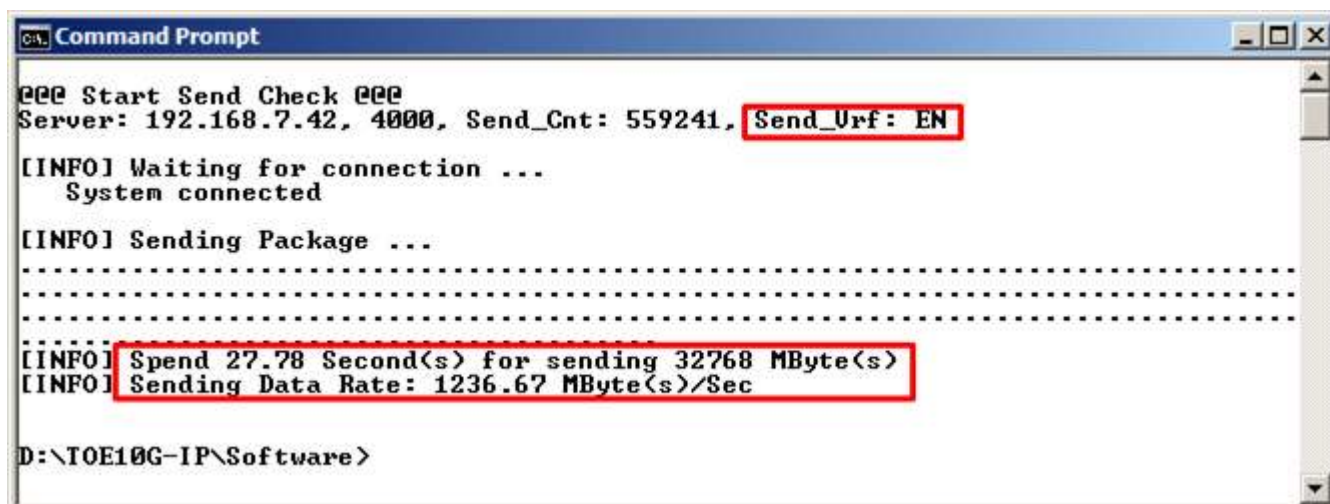


図 4-16: ベリファイ・モードの受信デモ

5 更新履歴

リビジョン	日付	内容
1.0	19-May-16	Initial version release
1.0J	2016/10/14	日本語版の初版発行
1.1J	2017/01/11	図 1 の更新