

TOE10G-IP 標準デモ手順書(Xilinx 版)

Rev1.3J 2014/11/14

このドキュメントは TOE10G-IP コアを実装した Xilinx 製 FPGA 評価ボード(KC705/VC707/ZC706)を 10Gbit イーサネットで通信しコアの実機動作を評価する標準デモの具体的な手順を示したものです。本デモはジャンボ・フレーム対応/非対応のどちらの PC でも評価が可能です。

同時送受信デモについては以下の手順書を参照してください。

ドキュメント名: TOE10G-IP 同時送受信デモ手順書 (Xilinx 版)

ファイル名: dg_toe10gip_fulldup_instruction_xilinx_jp.pdf

URL:

http://www.dgway.com/products/IP/TOE10G-IP/dg_toe10gip_fulldup_instruction_xilinx_jp.pdf

1 動作環境

本標準デモの動作環境を図 1-3 に示します。実機デモ用として以下の部材を揃えてください。

1. FPGA ボード(Xilinx 製の評価ボード)、本手順書では KC705/VC707/ZC706 で説明します
2. 10Gbit イーサネット対応 PC(または 10Gbit イーサネット・カードを装着)で iMPACT 導入済みのもの
3. 10Gbit SFP+トランシーバおよび光ケーブルを2セット、あるいは SFP+ダイレクト・アタッチ・ケーブル
4. FPGA 評価ボードに添付の microUSB ケーブル(Jtag プログラム用)
5. 評価ボードに対応する bit ファイル(DesignGateway 社 Web ページからダウンロード)
6. PC の Dos ウィンドウで動作する“send_tcp_client_10G.exe”および“recv_tcp_client_10G.exe” (DesignGateway 社 Web ページからダウンロード)

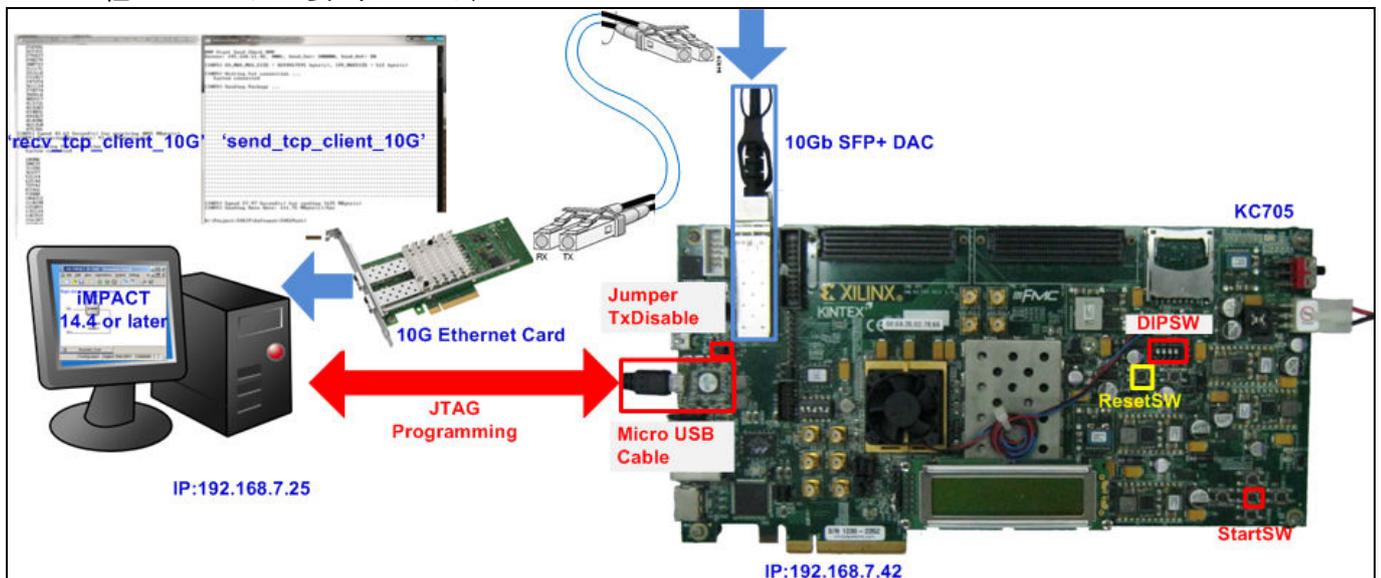


図 1: TOE10G-IP 実機デモの KC705 評価環境

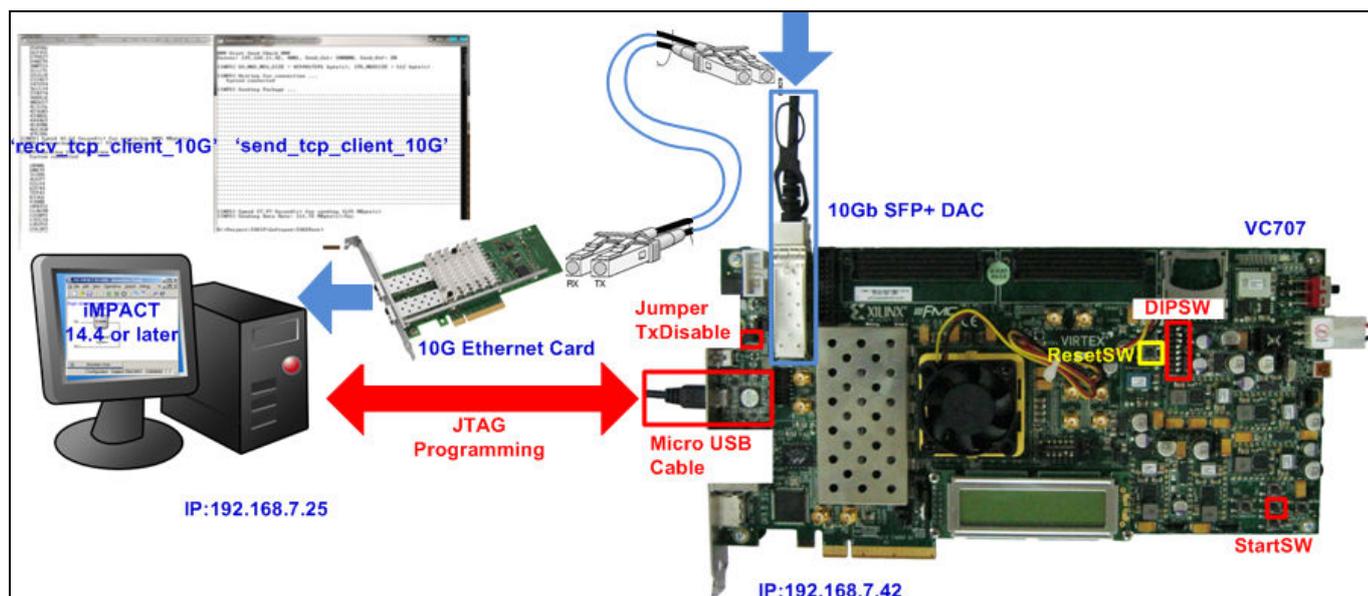


図 2: TOE10G-IP 実機デモの VC707 評価環境

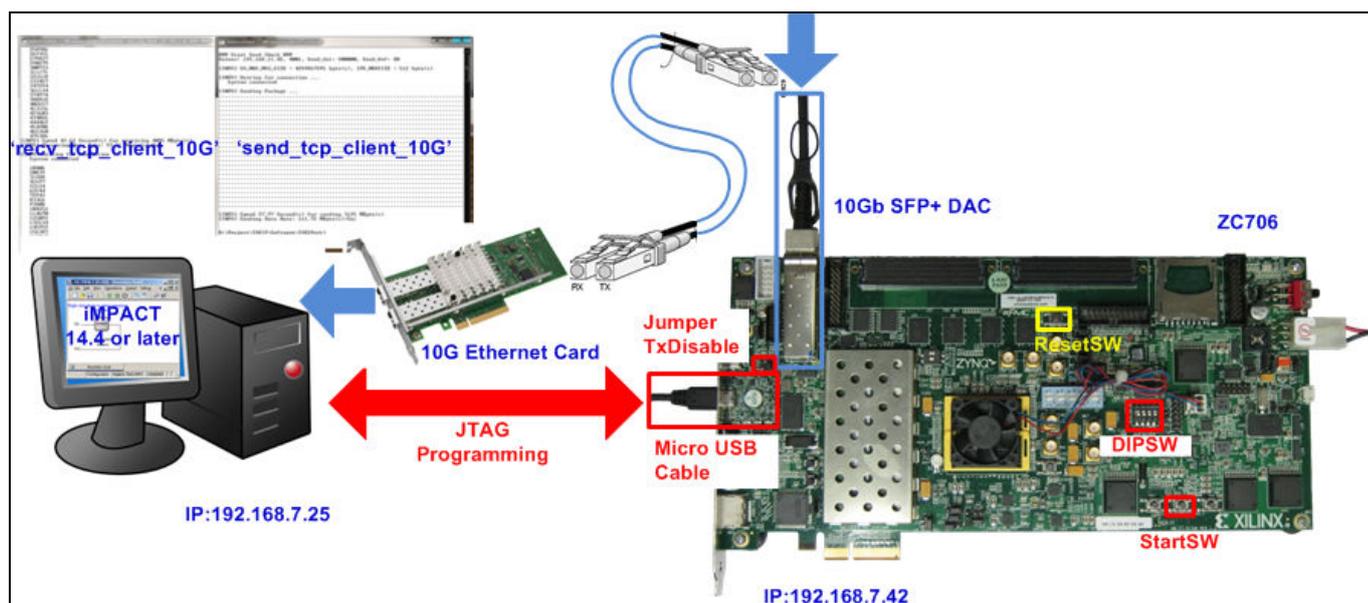


図 3: TOE10G-IP 実機デモの ZC706 評価環境

Web からダウンロードする評価用の各ファイルは以下となります。

本標準デモでは、以下のうち(1),(3),(4)を使用します。その他は同時送受信デモで使用します。

- | | |
|---|-------------------------------------|
| (1) TOE10GIPTest_???.bit (???は評価ボード名) | : 標準デモ用 bit ファイル |
| (2) TOE10GIPFullTest_???.bit (???は評価ボード名) | : 同時送受信デモ用 bit ファイル |
| (3) send_tcp_client_10G.exe | : 標準デモで PC->FPGA 方向の PC 側送信アプリケーション |
| (4) rcv_tcp_client_10G.exe | : 標準デモで FPGA->PC 方向の PC 側受信アプリケーション |
| (5) tcp_client_txrx_10G.exe | : 同時送受信デモ用の PC 側送受信アプリケーション |

* 参考情報として、DesignGateway 社で実機確認した環境は以下の通りです

1. テスト PC スペック

マザボード: Asus P8Z77-V または Asus H87M-E (両方のマザボードで動作確認済み)
 CPU: Intel Core i5-3570 3.4GHz
 メインメモリ: 8GB
 OS: Windows7 64bit 版

2. 10Gbit イーサネット・カード

メーカー: Intel
 型番: X520-DA2
 備考: SFP+トランシーバなし、以下を2個手配しそのうち1個を装着して評価

3. SFP+トランシーバ

メーカー: Avago
 型番: AFBR-703SDZ (ただし廃品種)
 代替推奨品: Avago 社 AFBR-709SMZ または FCI 社 TRX10GVP2010C1
 備考: 2 個手配し1個を FPGA 側に、もう1個を X520-DA2 に装着

4. 光ケーブル

メーカー: TE Connectivity
 型番: 2105027-3
 備考: TX/RX で 2 本必要

(注: 以下 5 は 3&4 のかわりに低コストの銅線ケーブルで実機動作確認したもの)

5. SFP+ダイレクト・アタッチ・ケーブル(3m)

メーカー: ネットギア
 型番: AXC763-10000S
 備考: “3.SFP+トランシーバ&4.光ケーブル”の代わりに本ケーブルでも動作確認済み

2 標準デモ内容の説明

本標準デモでは2種類の評価モードを用意しています、一つは送信モードでもうひとつは受信モードです。接続するパソコンは送受信どちらのモードでも TCP のクライアントとして動作し、FPGA ボード側が TCP サーバーとして動作します。各々の転送モードでは異なるアプリケーションをパソコン側で走らせる必要があります。また FPGA ボードの GPIO 用 DIP スイッチも変更する必要があります。FPGA ボードの GPIO 用 DIP スイッチの定義を表1に、GPIO 用 LED の発光パターンを表2に示します。

また、本デモは IP アドレスが固定されています。PC 側の IP アドレスは[192.168.7.25]で、FPGA 側の IP アドレスは[192.168.7.42]となっています。

| DIPSW | OFF | ON |
|-------|-----------------------------|----------------------------|
| Bit 1 | 非ジャンボ・フレーム(1456 バイト)での送信モード | ジャンボ・フレーム(8960 バイト)での送信モード |
| Bit 2 | 送信モード | 受信モード |
| Bit 3 | データ・ベリファイなしでの受信モード | データ・ベリファイありでの受信モード |

表 1: GPIO_DIP スイッチの設定

| GPIO LED | 点灯または点滅 | 消灯 |
|----------|---|--|
| 0 | IP コアの初期化完了 | IP コアの初期化が未完了 スタートスイッチ(KC705/VC707 の場合 SW6 のセンター SW)を押したことや PC 側の IP アドレスの設定が正しいことをご確認ください。 |
| 1/R | LED 点滅: 動作タイムアウト | エラー無し、正常動作 |
| 2/C | ジャンボフレームモードの送信モード | 非ジャンボフレームモードの送信モード |
| 3/L | LED 点滅: 受信モードでデータベリファイ・エラーを検出 LED ON: ポートのオープンを確立。 | アイドル中(ポートはクローズ状態) |

表 2: GPIO 用 LED の発光パターン

注意:

- * DIP スイッチは通信動作中は変更せず、必ずアイドル中に行ってください。
- * 各テスト・モードの詳細は次の章を参照してください。
- * GPIO LED にて ZC706 では 0/1/2/3 ではなく 0/R/C/L となります。

2.1 送信モード

このモードでは、FPGA ボードから PC へ 32GB のデータが転送されます。そして、PC 上にて動作中の“recv_tcp_client_10G.exe”がデータのベリファイを実施します。データ値が正しく無い場合、テストアプリケーションはコンソール上にエラーメッセージを表示します。

DIPSW[1]の設定により、2つの転送パケットサイズを選択可能です。すなわち、1456 バイトは、非ジャンボフレーム用であり、8960 バイトはジャンボフレーム用です。

LED[2]により設定を確認できます。

送信モードの操作手順は下記の通りです。

- 1) FPGA ボードはパケットサイズ/転送サイズ/MAC と IP アドレスなどのパラメータを初期化します。そして、PC との接続を待ちます。
- 2) PC 上のテストアプリケーションは、FPGA ボードとの接続をオープンします。そしてデータ転送を待ちます。
- 3) FPGA ボードは PC に対して 32GB のデータ送信を開始し、PC 側では受信データが正しいか確認するベリファイ動作を開始します。
- 4) 全てのデータ転送後、FPGA ボードは、接続をクローズするパケットを送信します。
- 5) PC は ACK を送信して接続をクローズします。そして、ユーザがキャンセルするまで 2)から 5)を繰り返し実施します。

2.2 受信モード

このモードではデータが PC から FPGA ボードへ転送されます。PC 上にて“send_tcp_client_10G.exe”を使用することにより、設定したデータ量が転送されるまでデータを送信します。

このテストではパフォーマンステストとデータベリファイの2つのモードがあります。パフォーマンステストでは、全て‘0’のデータが PC より送信されますが、FPGA ボードでは最高の転送パフォーマンスを確認するため、ベリファイモジュールは動作しません。データベリファイモードでは、32bit のインクリメントデータが PC にて生成・送信され、FPGA ボードでは同じデータパターンでベリファイを実行します。ベリファイエラーが検出された場合は LED[3]が点滅します。

PC 側のテストアプリケーションは、コマンドラインのオプションでベリファイの ON/OFF を指定するのに対し、FPGA ボード側では DIPSW[3]によりベリファイの ON/OFF を設定します。

受信モードの操作手順は、下記の通りです。

- 1) 送信モードの 1)と同様の動作です。
- 2) PC 上のテストアプリケーションは、FPGA ボードと接続します。そして、オール‘0’のデータもしくは、インクリメントデータの転送を開始します。
- 3) FPGA ボードは、データを受信し、ベリファイ設定されている場合は、ベリファイを行います。
- 4) 全てのデータが転送された後、テストアプリケーションは、接続をクローズするパケットを送信します。
- 5) FPGA ボードは、ACK で応答して接続をクローズします。受信モードは送信モードの様なループ動作ではなく、1回しか動作しません。

3 PC 設定

デモを実施する際には、下記の様に PC 上のネットワークを設定する必要があります。

3.1 IP アドレスの設定

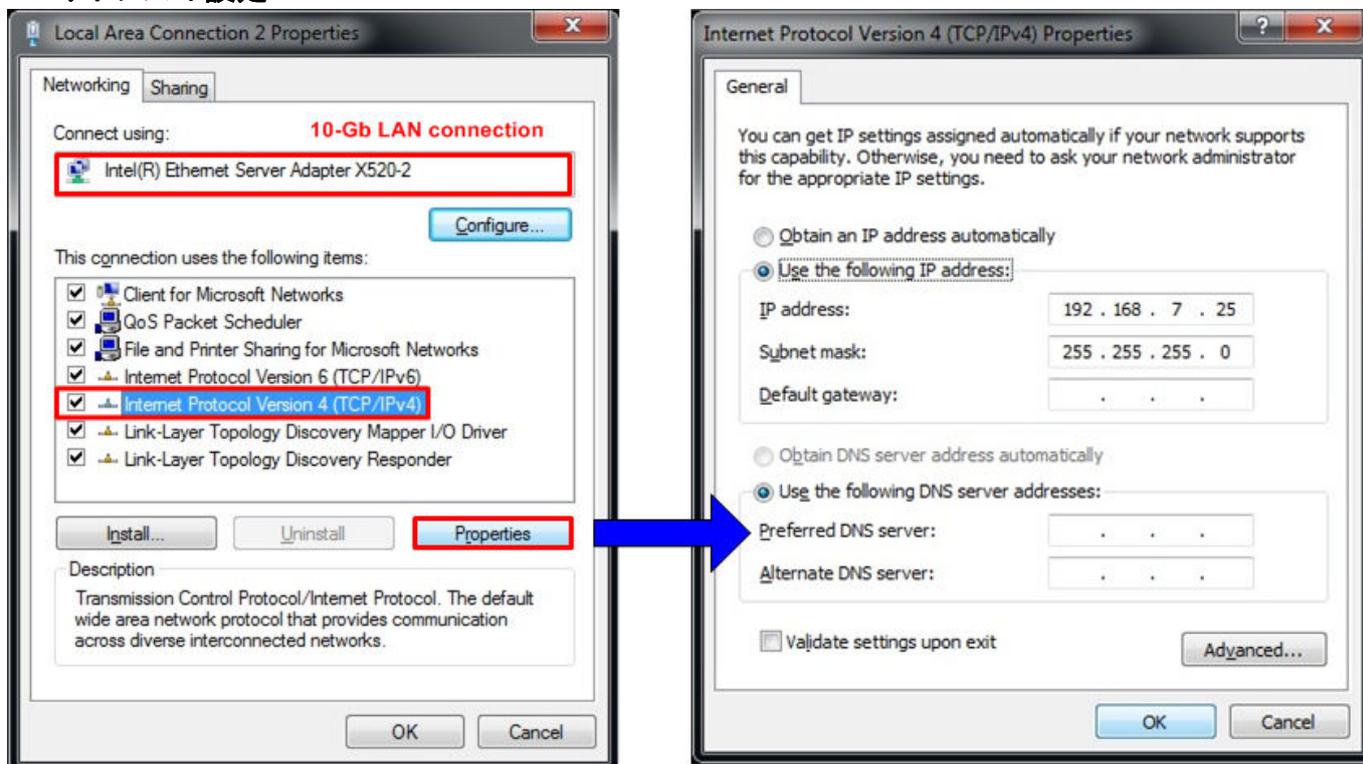


図 4: Ipv4 設定

- 図2の左図の様に、テスト接続のローカルエリア接続プロパティを開きます。
- “TCP/Ipv4”を選択し、プロパティをクリックします。
- 図2の右図の様に、IP アドレスを **192.168.7.25** に、サブネットマスクを **255.255.255.0** に設定します。

3.2 速度とフレームの設定

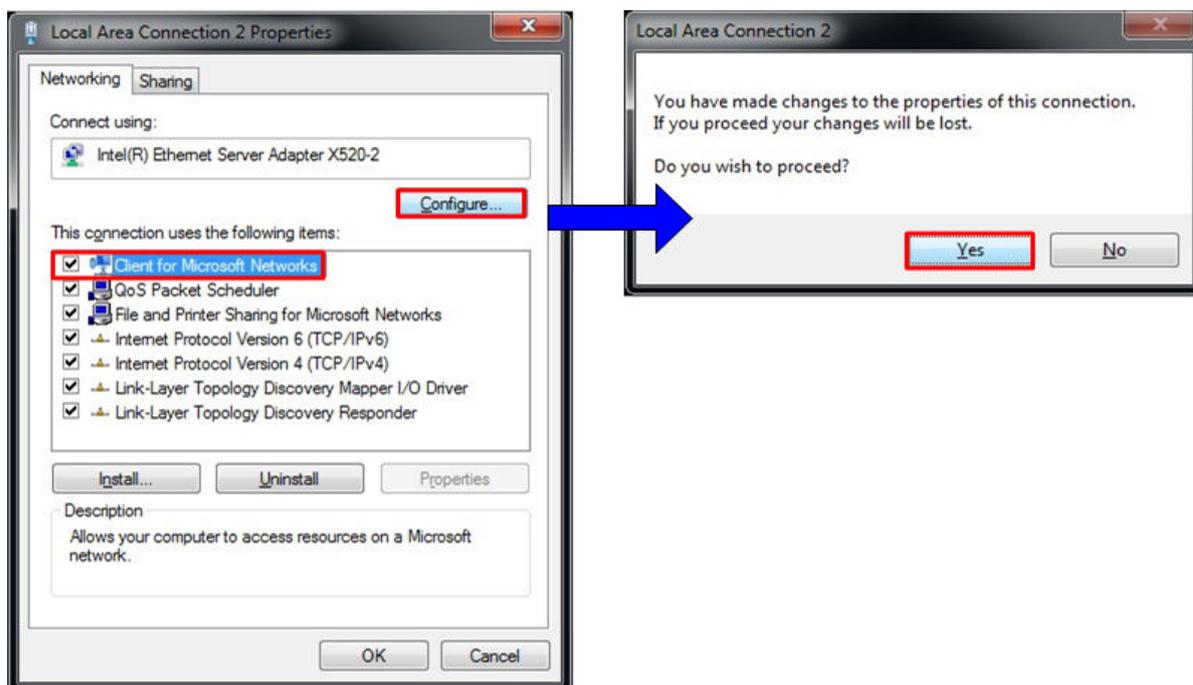


図 5: ネットワーク コンフィグ

- Window 上のローカルエリア接続プロパティにて、“Client for Microsoft Networks”を選択し、図 5 の様にコンフィグをクリックします。

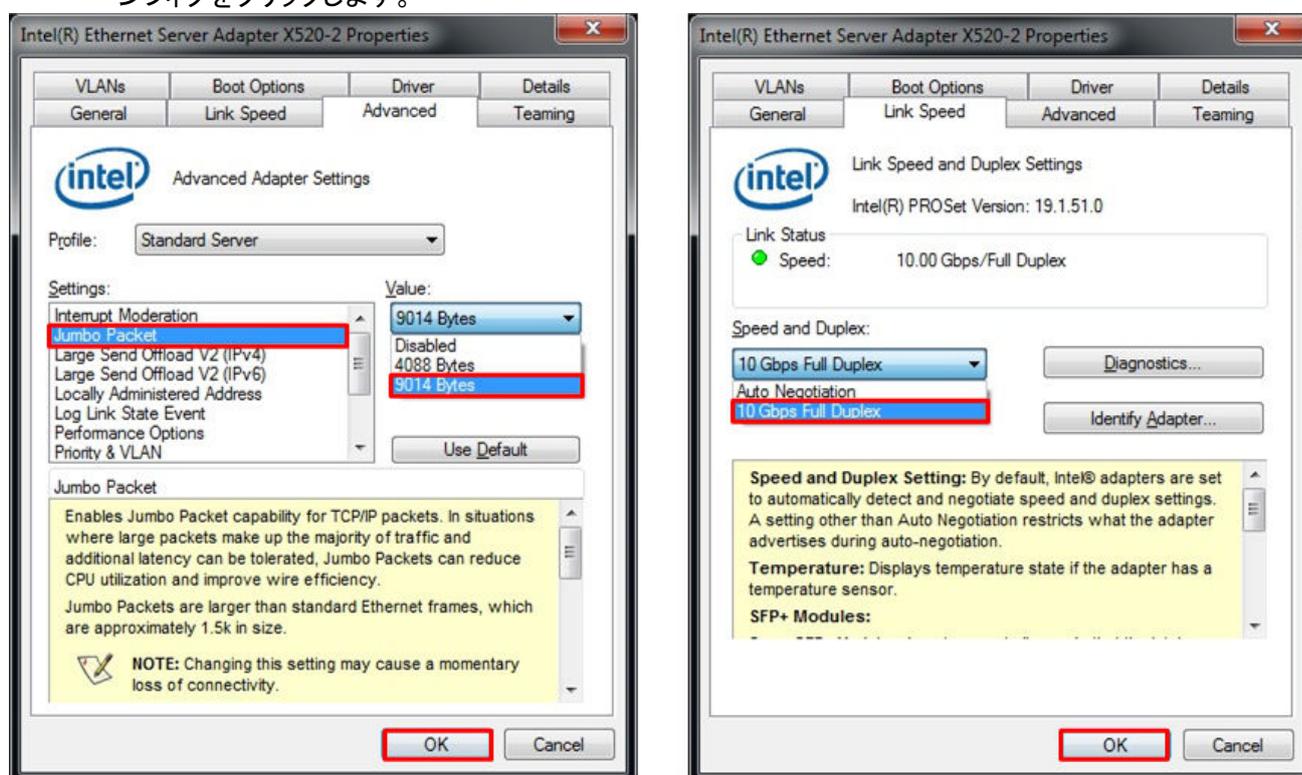


図 6: リンク速度とジャンボフレーム設定

- アドバンスタブにて、ジャンボパケットを選択し、図 6 の左図の様に、ジャンボフレームを評価する場合“9014 バイト”に、非ジャンボフレーム評価の場合、“Disabled”を設定します。
- リンクスピードタブにて、図 6 の右図の様に 10 ギガビット転送テストのために、“10 Gbps Full Duplex”を選択します。

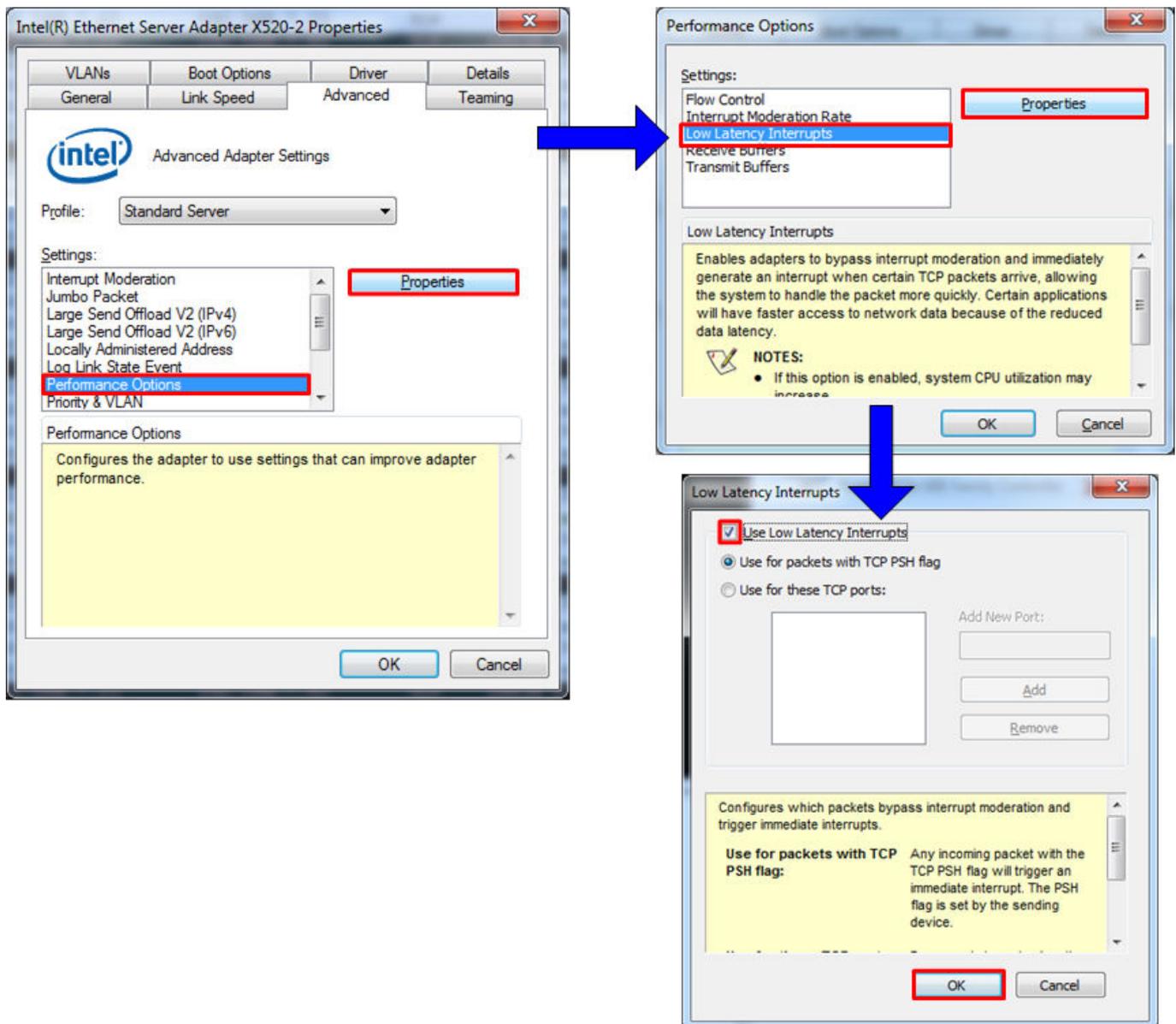


図 7: パフォーマンスのオプション設定

- 更にアドバンスタブにて、“Performance Options”を選択し、“Properties”のボタンを押下します。
- “Performance Options”ウインドウにて“Low Latency Interrupts”を選択し“Properties”のボタンを押下します。
- “Low Latency Interrupts”ウインドウにて“Low Latency Interrupts”を選択し“OK”ボタンを押下します。
- “OK”ボタンで設定をセーブし各設定ウインドウを終了します。

4 デモ実施方法

送信/受信モードどちらのデモにも、下記の様に、同じハードウェア設定の初期手順が必要です。

- ・ まず下図 8 に示すように、FPGA ボード上の SFP+有効ジャンパを装着します。
- ・ KC705 の場合 J4 の 1-2pin 間に、ZC706 の場合 J17 に、VC707 の場合 J6 にソケットを装着します。

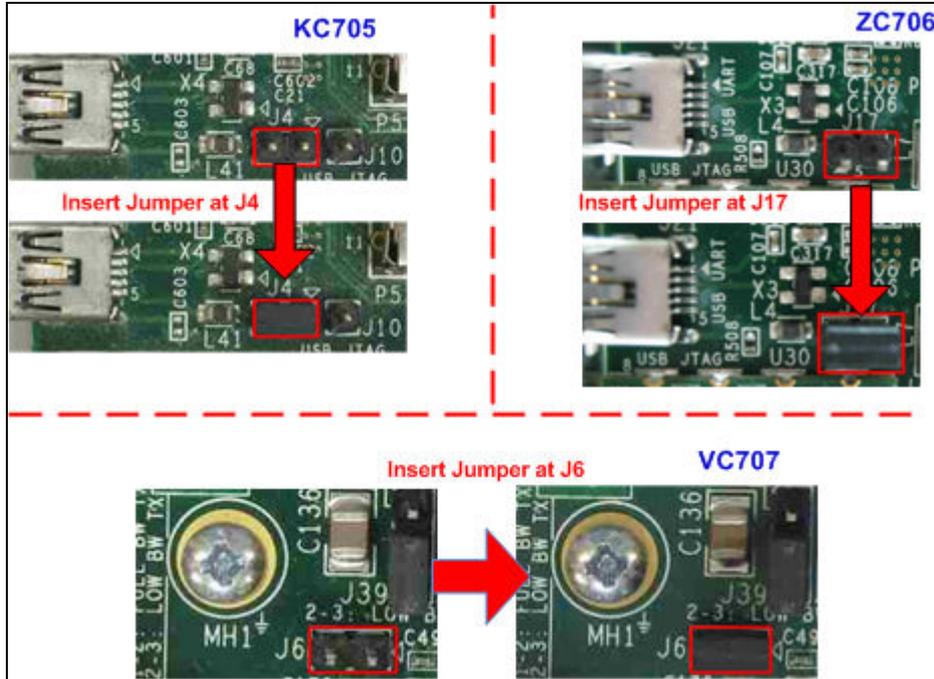


図 8 FPGA ボード上の SFP+有効ジャンパをセットする

- ・ また、評価ボードが ZC706 の場合、下図 9 のように SW11 を”00000”としてコンフィグレーション・モードを JTAG とします。さらに図 10 に示すように評価ボードの SW4 を”10”として PC の iMPACT から Platform USB でコンフィグレーションできるよう設定します。

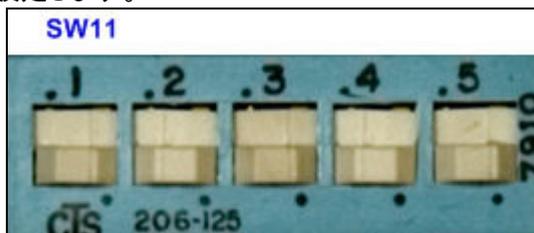


図 9: ZC706 の場合コンフィグレーション・モードを”00000”の JTAG に設定する



図 10: ZC706 の場合 SW4 を”10”とし Platform USB を選択

- USB ケーブルを FPGA ボードと PC 間に接続します。
- SFP+トランシーバと光ケーブルを FPGA ボードの SFP+コネクタに装着し、ケーブルの反対側の SFP+トランシーバを PC と接続します。または SFP+ダイレクト・アタッチ・ケーブルで FPGA ボードと PC を接続します。
- PC のネットワーク設定を3章に説明したようにセットします。
- FPGA ボードの電源を投入します。
- 下図 11 のように iMPACT を開いて評価用 bit ファイルをセットします。

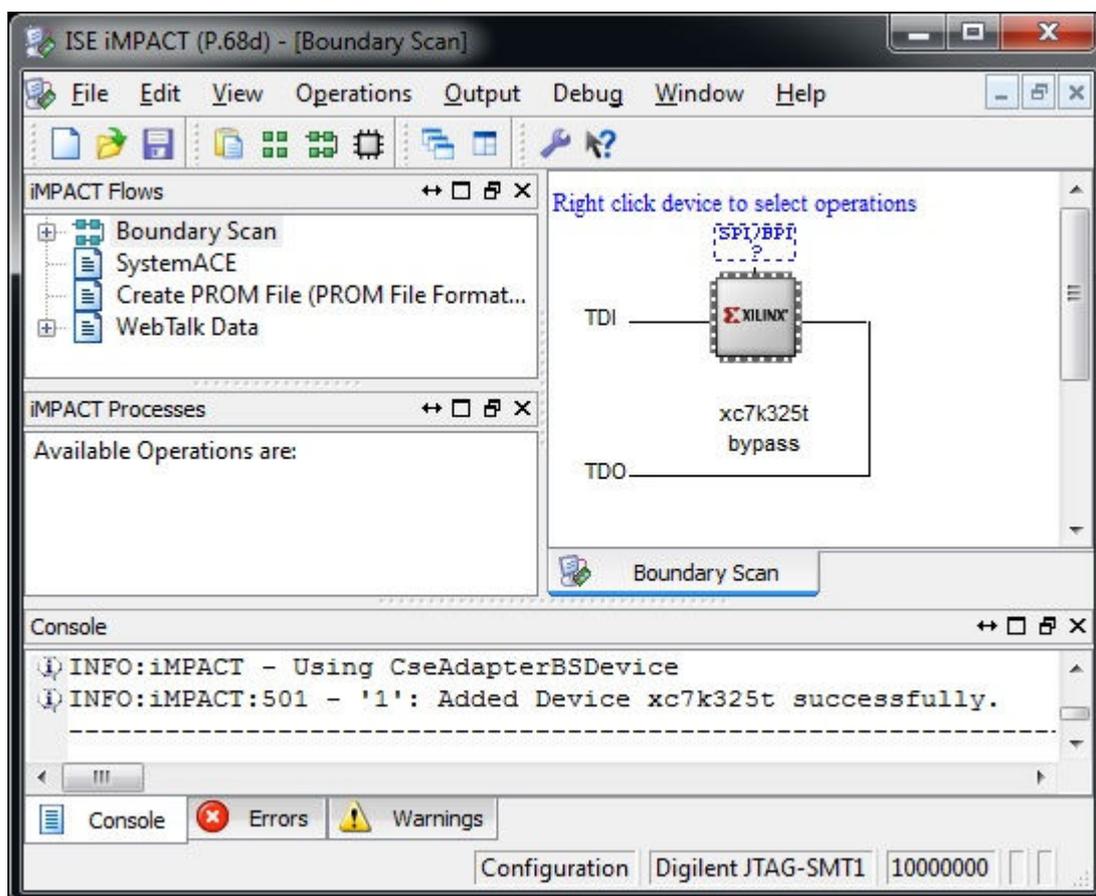


図 11 iMPACT を開いて FPGA をコンフィグレーションする

- 図 1-3 の StartSW の位置で示すスタートスイッチ(SW5)を押してシステムを初期化します。(StartSW は KC705/VC707/ZC706 の上下左右と中央に並んだユーザ用ボタンの中央ボタンです)
- すると DIPSW[1]のジャンボフレームの設定で図 12 あるいは図 13 のように LED[0]が発光します。

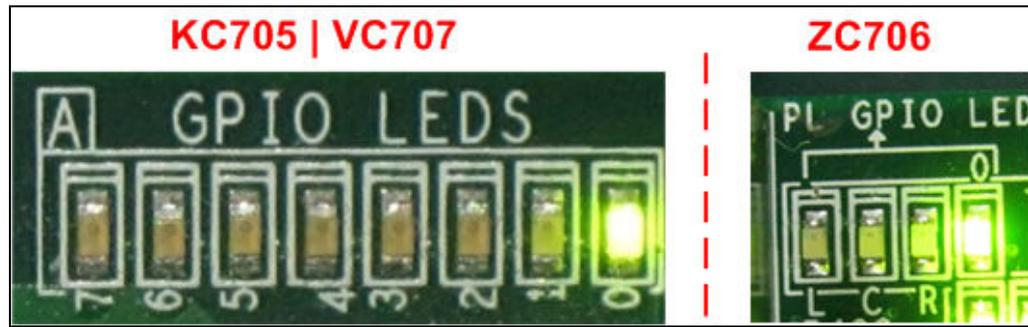


図 12: DIPSW[1]=OFF(非ジャンボフレーム)設定時の LED 発光状態



図 13: DIPSW[1]=ON(ジャンボフレーム)設定時の LED 発光状態

- これでシステムのデータ転送準備が完了しました。送信/受信評価の手順は次の章で説明します。

注意:

本評価の実転送パフォーマンスはテスト PC やテスト PC に装着した 10GbE アダプタに依存します。

4.1 送信デモ手順

送信デモは繰り返しループで実行するため、評価を終了させるためにはユーザがアプリケーションをキャンセルする必要があります。

4.1.1 非ジャンボフレームの送信評価

- DIPSW[2]を OFF として送信モードを指定します。
- DIPSW[1]を OFF として非ジャンボ・フレームを指定し、LED[2] (ZC706 の場合 LED[C])が消えていることを確認します。
- PC の DOS 窓 (コマンド・プロンプト)を開き“recv_tcp_client_10G”を実行します。この DOS アプリケーションのコマンドラインは以下のフォーマットとなります。
recv_tcp_client_10G <FPGA 側 IP アドレス> <ポート番号> <パケットサイズ>
- 本デモでは以下のようなコマンドラインとしてください。
recv_tcp_client_10G 192.168.7.42 4000 1456
- 注意: 本デモは IP アドレス・ポート番号・パケットサイズが全て固定でデザインされています。従って、製品版添付のプロジェクト・ファイルにてそれぞれの値を HDL ソースコードで変更し再コンパイルしない限り、必ず上のパラメータを使ってコマンドラインを実行してください。
- テストアプリケーションは現在の転送パケット数と経過時間および実転送パフォーマンスを下図 14 のようにリアルタイムで表示します。32GB 分の送信で1ループとなり、そのループが繰り返されます。
- 送信デモを終了(キャンセル)しアイドル状態に戻すためには、“Ctrl + C”キーを押してください。

```

Administrator: C:\Windows\system32\cmd.exe - recv_tcp_client_10G 192.168.7.42 4000 1456
C:\SW>recv_tcp_client_10G 192.168.7.42 4000 1456
@@@ Start Receive Check @@@
Server: 192.168.7.42, 4000, Recv_Len: 1456

[INFO] Waiting for connection ...
System connected

857.989 MB
1.696 GB
2.546 GB

|
28.918 GB
29.747 GB
30.588 GB
31.420 GB

[INFO] Spend 38.93 Second(s) for receiving 34359.738 MByte(s)
[INFO] Receiving Data Rate: 882.5577 MByte(s)/Sec

[INFO] Waiting for connection ...
System connected

827.762 MB
1.629 GB
2.471 GB
  
```

図 14: 非ジャンボフレームの送信デモ



15: 非ジャンボフレームの送信中の LED 状態

4.1.2 ジャンボフレームの送信評価

- DIPSW[2]を OFF として送信モードを指定します。
- DIPSW[1]を ON としてジャンボ・フレームを指定し、LED[2] (ZC706 の場合 LED[C])が点灯していることを確認します。
- PC の DOS 窓を開き“recv_tcp_client_10G”を実行します。
- ジャンボフレームの送信評価では以下のようなコマンドラインとしてください。
recv_tcp_client_10G 192.168.7.42 4000 8960
- テストアプリケーションは現在の転送パケット数と経過時間および実転送パフォーマンスを下図 16 ようにリアルタイムで表示します。32GB 分の送信で1ループとなり、そのループが繰り返されます。
- 送信デモを終了(キャンセル)しアイドル状態に戻すためには、“Ctrl + C”キーを押してください。

```

Administrator: C:\Windows\system32\cmd.exe - recv_tcp_client_10G 192.168.7.42 4000 8960
C:\SW>recv_tcp_client_10G 192.168.7.42 4000 8960
@@@ Start Receive Check @@@
Server: 192.168.7.42, 4000, Recv_Len: 8960

[INFO] Waiting for connection ...
System connected

1.059 GB
2.169 GB
3.257 GB
|
|
28.759 GB
29.877 GB
30.991 GB

[INFO] Spend 29.94 Second(s) for receiving 34359.736 MByte(s)
[INFO] Receiving Data Rate: 1147.6964 MByte(s)/Sec

[INFO] Waiting for connection ...
System connected

1.113 GB
2.215 GB
3.332 GB
4.209 GB
5.319 GB
6.422 GB
  
```

図 16: ジャンボフレームの送信デモ

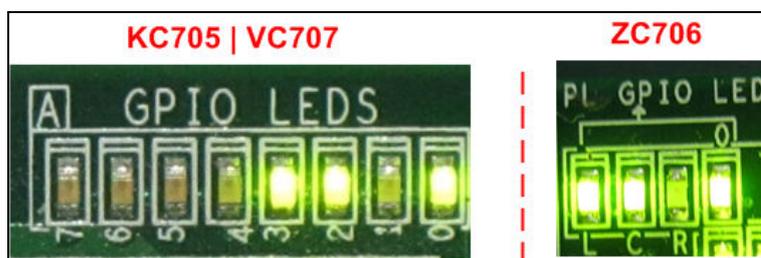


図 17: ジャンボフレームの送信中の LED 状態

4.2 受信デモ手順

受信デモでは送信デモと異なり32GByte分のデータを全て受信するとテストは繰り返さずに終了します。また、転送速度を計測するためのパフォーマンステストと受信データの信頼性を確認するベリファイテストの2種類のテスト・モードがあります。

4.2.1 パフォーマンステストモード

- DIPSW[2]を ON として受信モードを指定します。
- DIPSW[3]を OFF としてベリファイしないモードを指定します。
- PC の DOS 窓を開き“send_tcp_client_10G”を実行します。この DOS アプリケーションのコマンドラインは以下のフォーマットとなります。
send_tcp_client_10G <FPGA 側 IP アドレス> <ポート番号> <60Kbyte 単位での転送数> <モード>
- <転送数>は 60Kbyte 単位で例えば 32Gbyte の場合 559241 となります。有効な値は 1~559241 です。
- <モード>は 0 がパフォーマンステスト用で全データがゼロ、1 がベリファイテスト用で 32bit インクリメンタル・パターンとなります。
- 本デモでは送信デモと同様 IP アドレスとポート番号が固定されていますので図 18 に示すような以下のコマンドラインとしてください。(変更するためには製品版のプロジェクトにて HDL ソースコードで変更・再コンパイルする必要があります。)

send_tcp_client_10G 192.168.7.42 4000 559241 0

- テストアプリケーションは図 19 に示すように転送中”...”を表示します。指定データ数のデータ転送が完了すると総転送数と所要時間および転送パフォーマンスが表示されます。



図 18: パフォーマンステストモードのコマンドライン

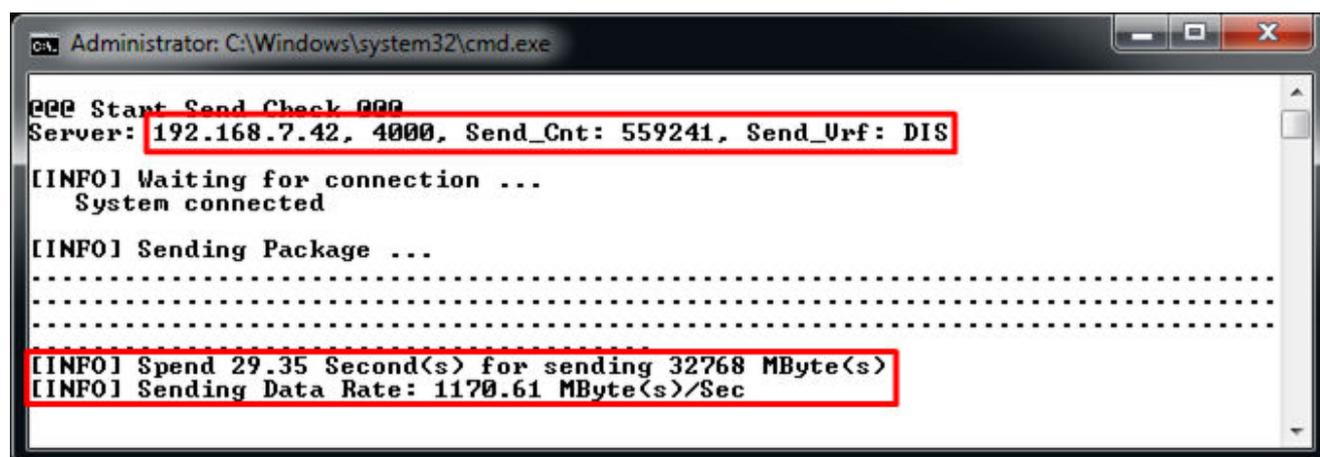


図 19: パフォーマンステストモードの受信デモ

4.2.2 ベリファイモード

- DIPSW[2]を ON として受信モードを指定します。
- DIPSW[3]を ON としてベリファイモードを指定します。
- PC の DOS 窓を開き“recv_tcp_client_10G”を図 20 に示すように以下のコマンドラインで実行します。 コマンドラインでの各パラメータについては 4.2.1 パフォーマンステストモードを参照してください。

send_tcp_client_10G 192.168.7.42 4000 2097152 1

- テストアプリケーションは図 21 に示すように転送中”...”を表示します。指定データ数のデータ転送が完了すると総転送数と所要時間および転送パフォーマンスが表示されます。
- また、テスト実行中にFPGA 側でベリファイ・エラーを検出した場合(受信データがインクリメンタル・パターンと合致しないデータを受信した場合)、LED[3] (ZC706 の場合 LED[L])は点滅することでエラーの発生をユーザーに通知します。



図 20: ベリファイモードのコマンドライン

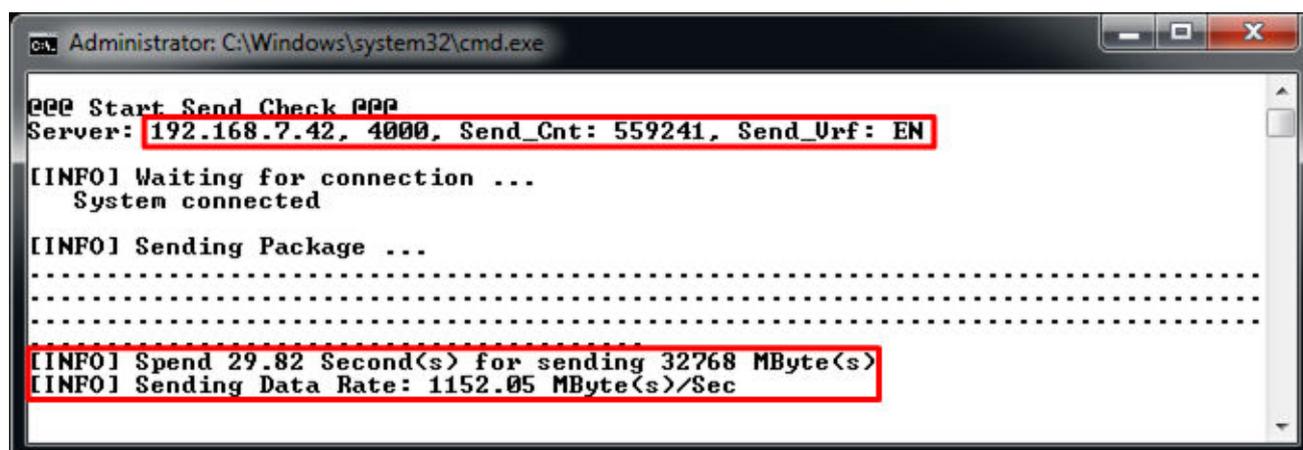


図 21: ベリファイモードの受信デモ

5 更新履歴

| Revision | 日付 | 内容 |
|----------|------------|-------------------------|
| 1.0J | 2014/6/6 | 日本語訳の初期バージョン作成 |
| 1.1J | 2014/6/26 | オンボードの SFP+を使うデザイン向けに変更 |
| 1.2J | 2014/10/3 | 最新デザイン向けに修正 |
| 1.3J | 2014/11/14 | ZC706 のサポートを追加 |