

SATA-IP ホスト・デモ手順書

Rev2.0J 2017/03/29

本ドキュメントは 7 シリーズ/UltraScale 対応 SATA-IP デモ用ビット・ファイルによる各種 Xilinx 評価ボード (AC701/KC705/ZC706/VC707/VC709/KCU105)での実機評価手順を示したものです。VC709 および KCU105 デモは SATA-III デバイスのみ評価可能でそれ以外は SATA-II および SATA-III デバイスの評価が可能です。

S

1 評価環境

ホスト・リファレンス・デザインの実機評価には図 1-1～図 1-6に示す環境が必要となります。FMCアダプタ基板 (型番:AB09-FMCRAID)は別売品ですので DesignGateway 社または各 Xilinx 代理店より購入してください。

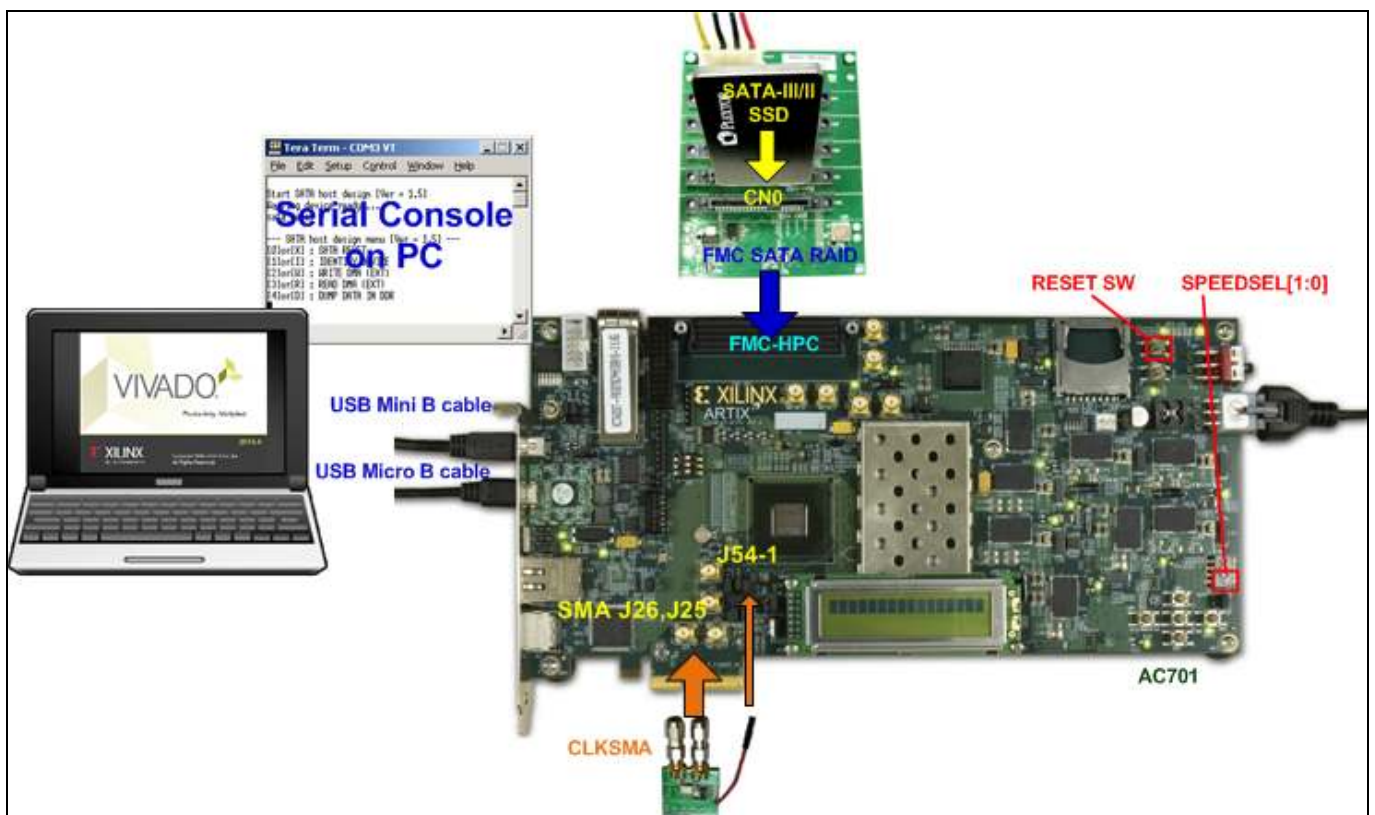


図 1-1: AC701 の SATA-IP ホスト・デモ環境

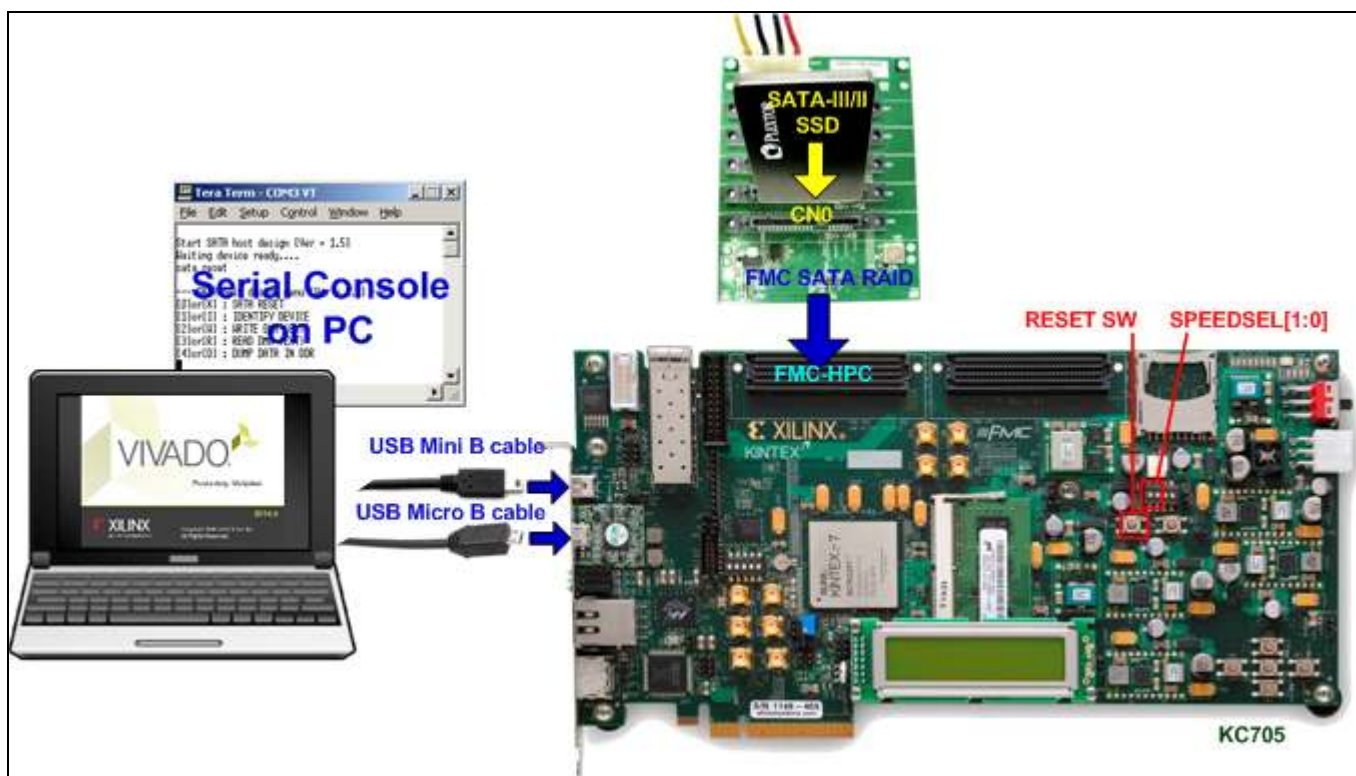


図 1-2: KC705 の SATA-IP ホスト・デモ環境

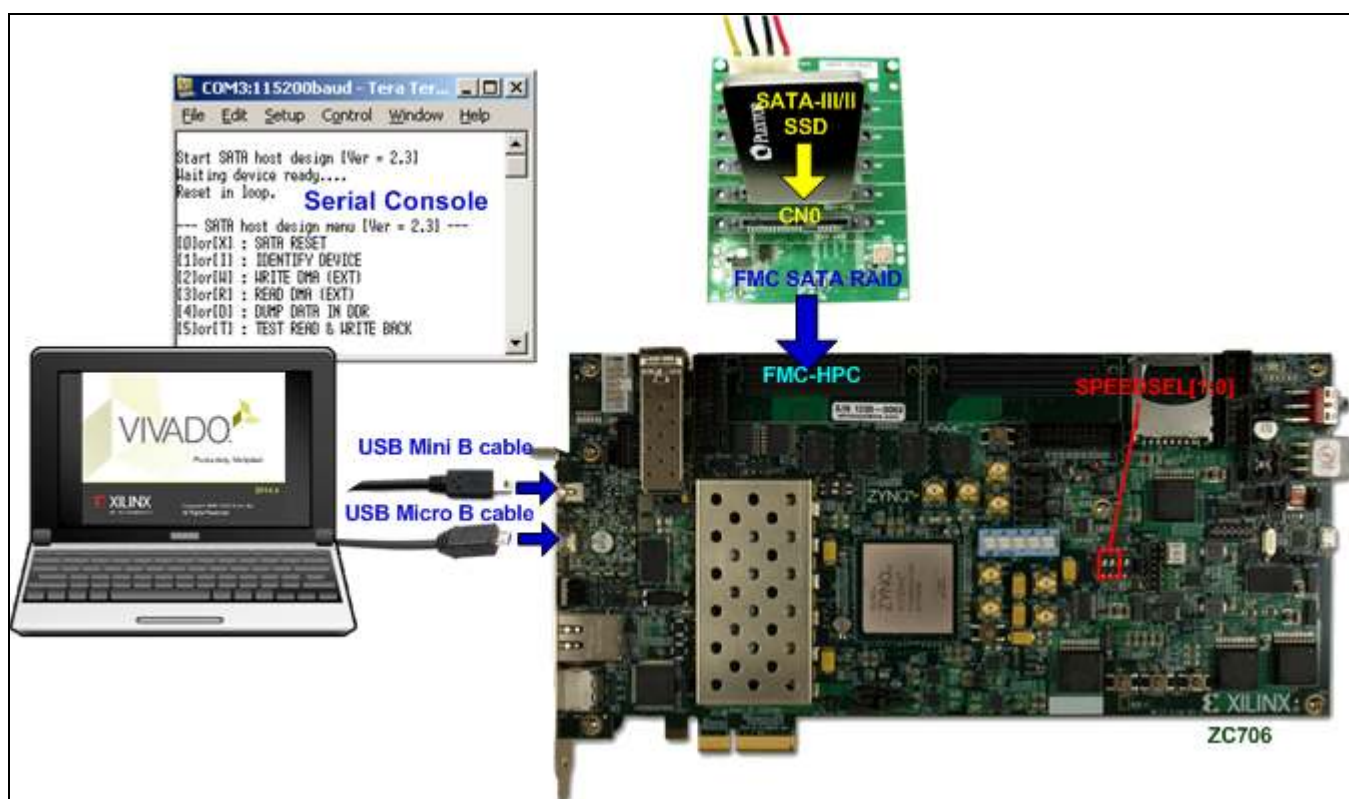


図 1-3: ZC706 の SATA-IP ホスト・デモ環境

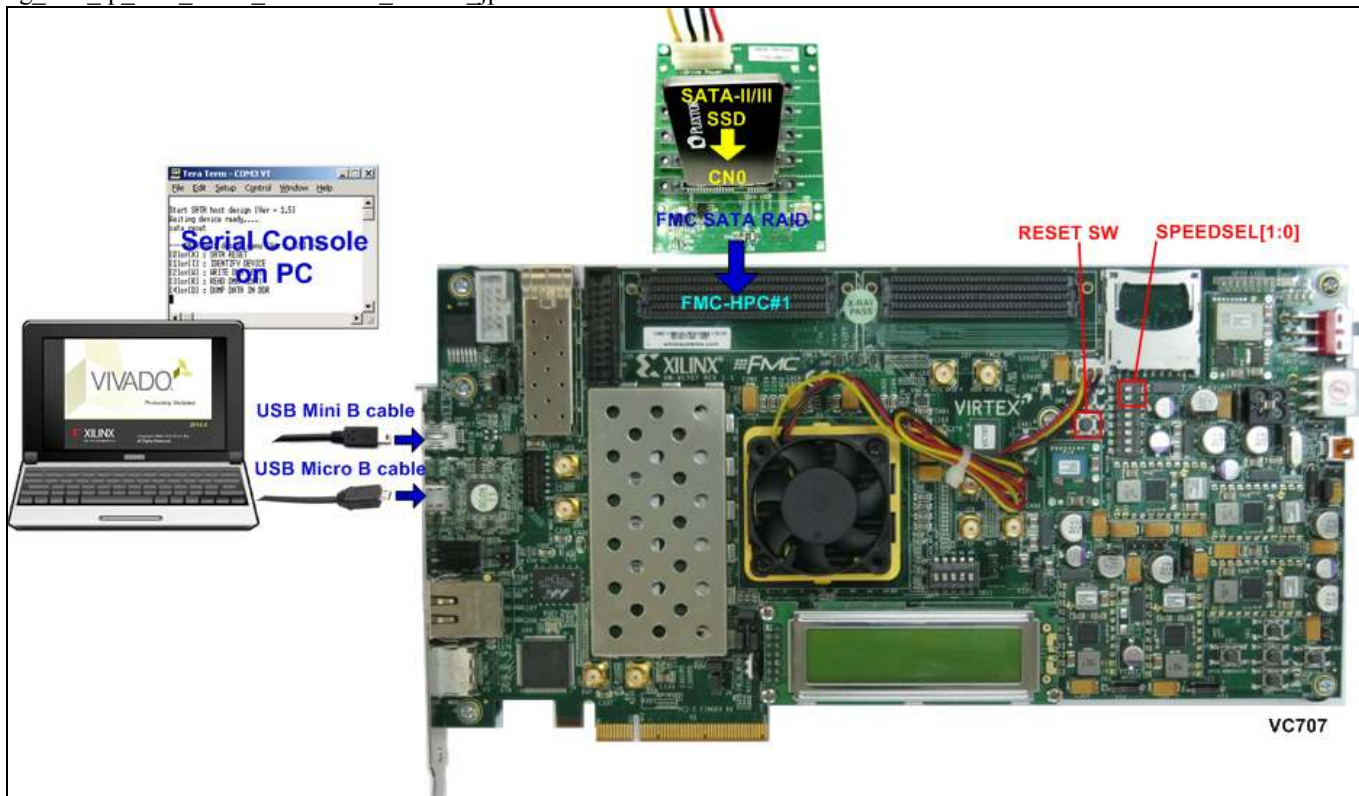


図 1-4: VC707 の SATA-IP ホスト・デモ環境

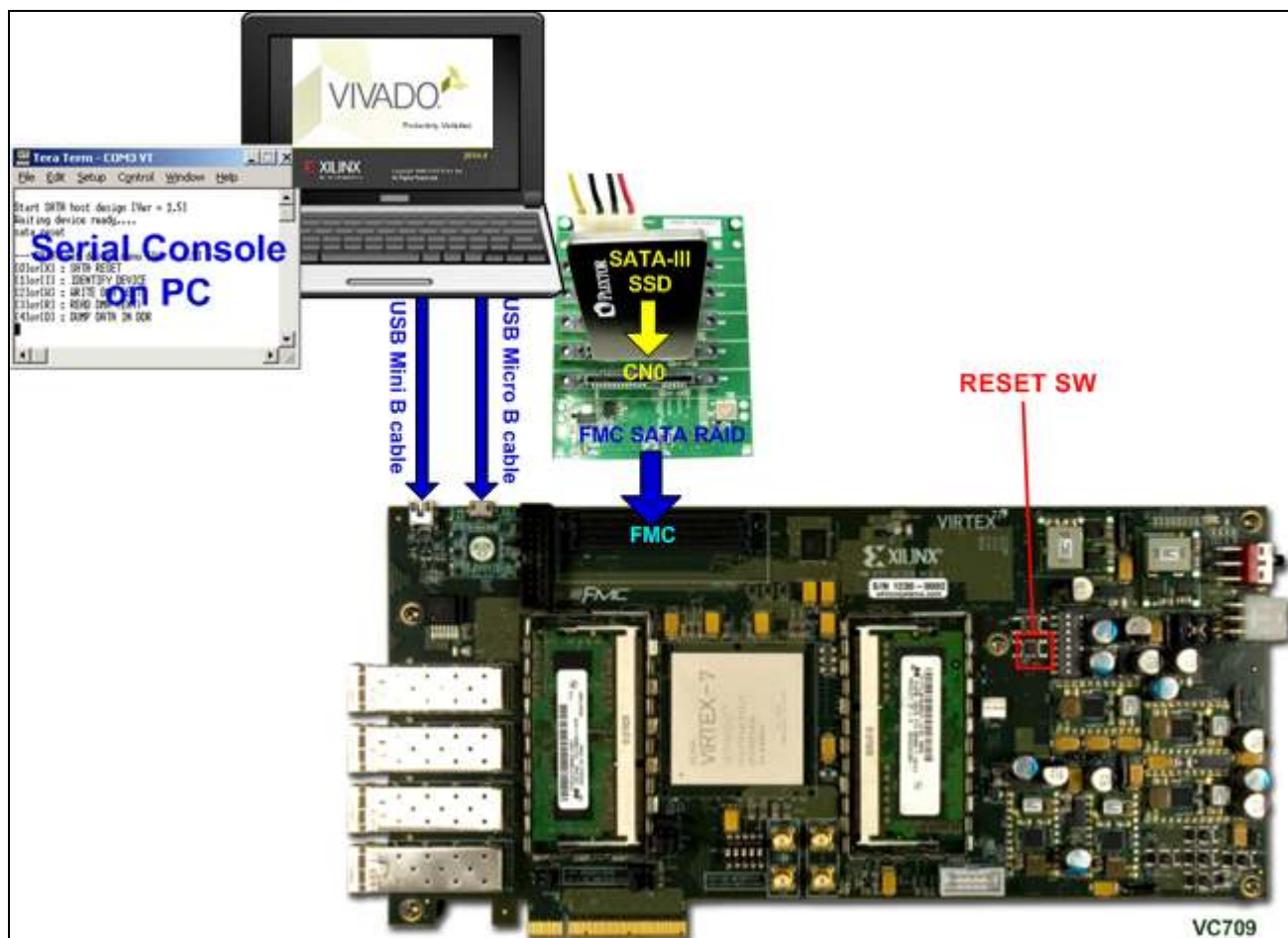


図 1-5: VC709 の SATA-IP ホスト・デモ環境

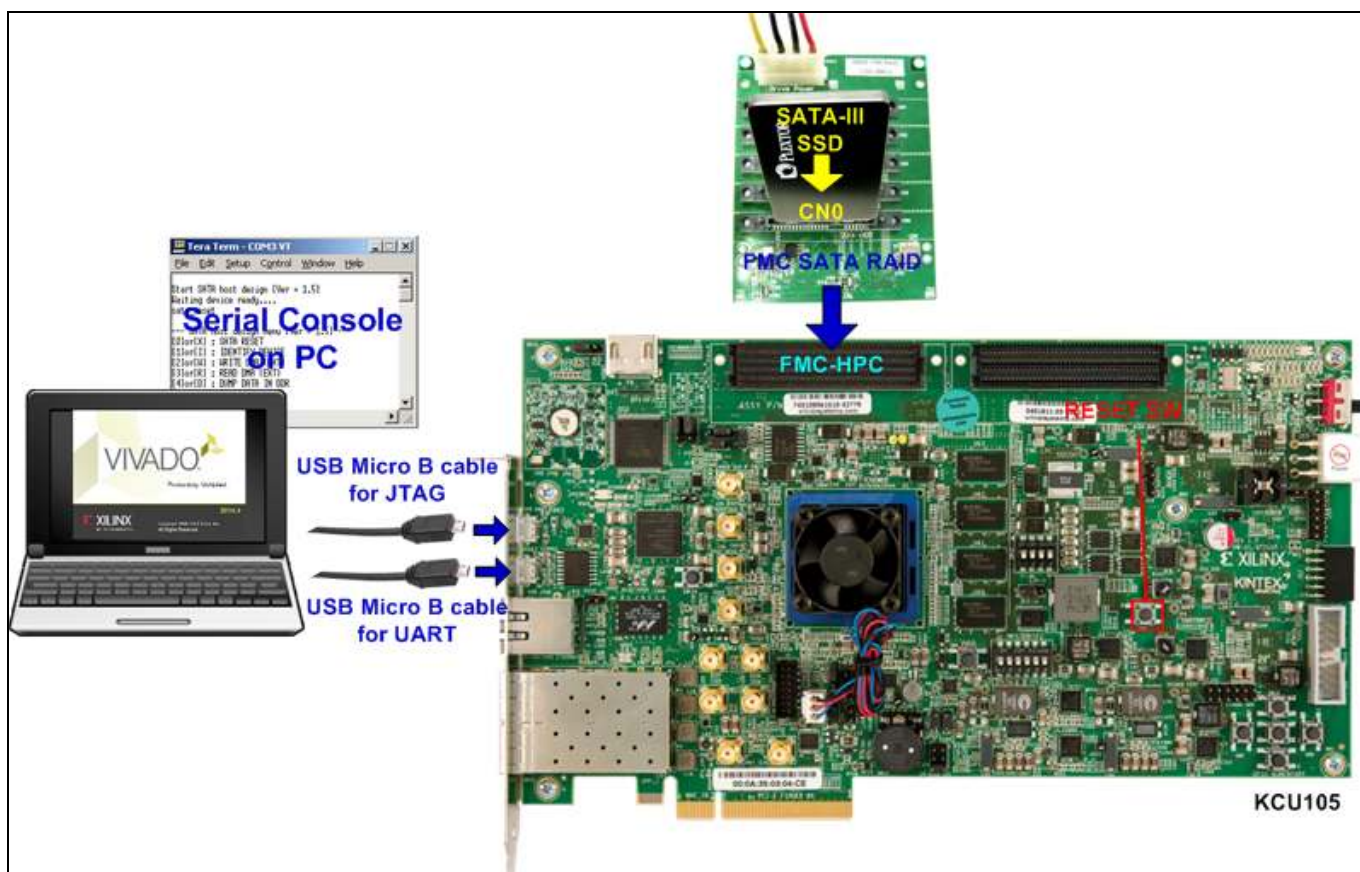


図 1-6: KCU105 の SATA-IP ホスト・デモ環境

2 評価手順

- 全ての電源が OFF となっていることを確認します。
- AB09-FMCRAID ボードを FPGA 評価ボードの FMC-HPC(#1)コネクタに装着します。
- SATAドライブ用の ATX 電源を FMC アダプタ基板の電源コネクタに接続します。
- 評価 SATAドライブを FMC アダプタ基板の CN0 に装着します。
- AC701/KC705/ZC706/VC707 ボードの場合 SATA-II/SATA-IIIをサポートするので GPIO DIPSW の DIP スイッチ(AC701=SW2、KC705=SW4、ZC706=SW12、VC707=SW2)のビット[2:1]を設定し SATA 速度モードを指定します。このスイッチ設定について表 2-1 を参照してください。

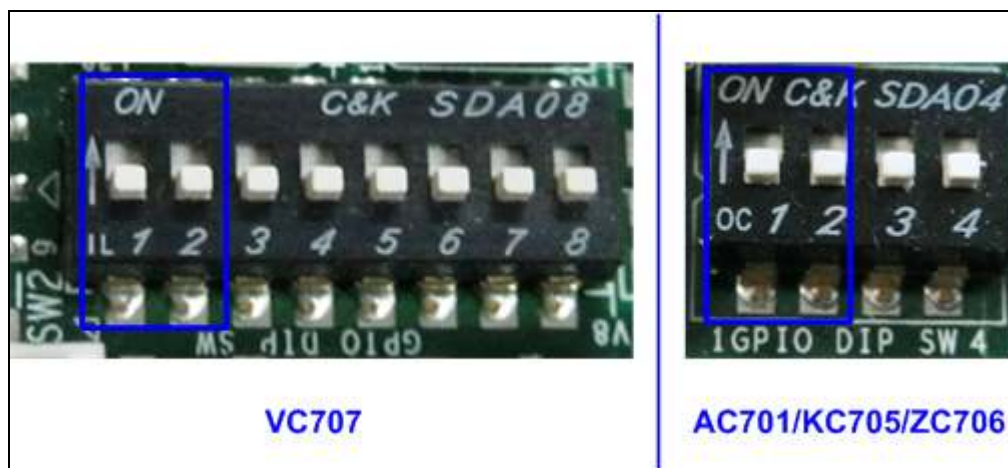


図 2-1: DIP スイッチによる速度モードの指定(上図は自動速度ネゴシエーションの例)

| DIPSW[2] | DIPSW[1] | 設定 |
|----------|----------|-------------------|
| '1' | '1' | SATA3(6Gbps)固定モード |
| '1' | '0' | SATA2(3Gbps)固定モード |
| '0' | 'X' | 自動速度ネゴシエーション・モード |

表 2-1: DIP スイッチによる SATA 速度モードの設定

- PC のシリアル・コンソール通信として FPGA 評価ボード付属の USB ケーブルをボードと PC 間に接続します。
- PC からの JTAG プログラミング用として FPGA 評価ボード付属の USB ケーブルをボードと PC 間に接続します。

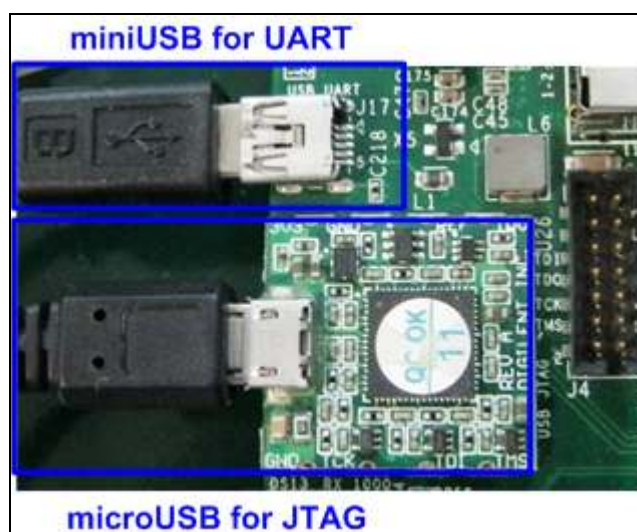
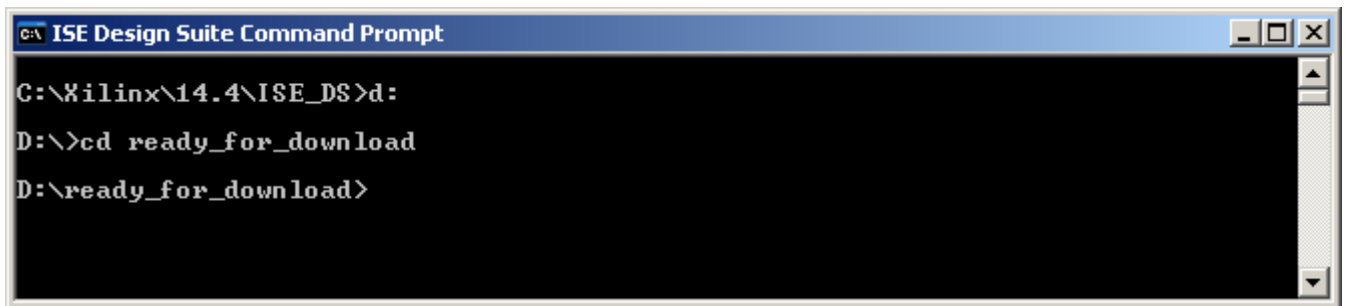


図 2-2: AC701/KC705/ZC706/VC707/VC709 ボードの場合 miniUSB および microUSB ケーブルを接続



図 2-3: KCU105 ボードの場合 2つの miniUSB ケーブルを接続

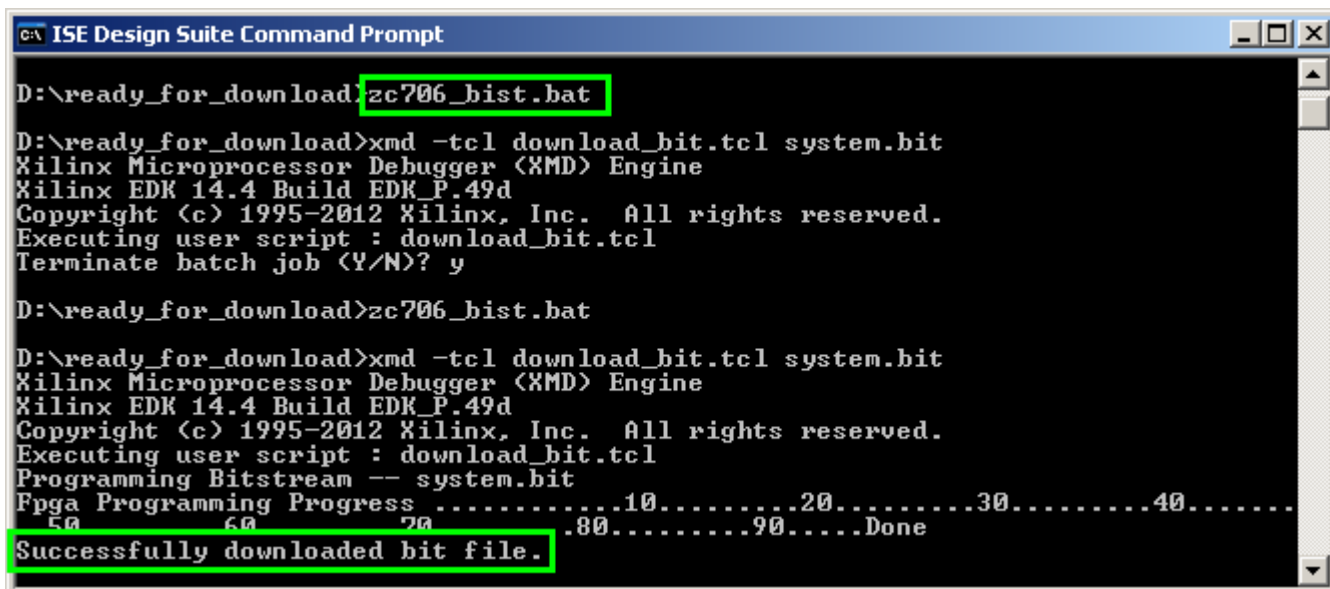
- FPGA 評価ボードの電源ケーブルを接続し電源を投入します。
- PC のシリアル通信用ターミナル・ソフトウェア (ハイパーターミナルや TeraTerm 等) を起動し、シリアル通信条件を、ボーレート=115,200bps、データ=8ビット、パリティなし、Stopビット=1 にセットします。
- 評価用ビット・ファイルを FPGA 評価ボードにダウンロードします。
 - ZC706 ボードの場合以下の手順に従ってください。
 - 1) “ready_for_download”ホルダのファイルを PC にコピーします。
 - 2) “ISE Design Suite Command Prompt”を開き、作業ディレクトリを“ready_for_download”ホルダに移動します。



```
C:\Xilinx\14.4\ISE_DS>d:
D:\>cd ready_for_download
D:\ready_for_download>
```

図 2-4: ZC706 ボードの場合の ISE Design Suite Command Prompt 画面

- 3) “zc706_bist.bat”とタイプしコンフィグレーション・ファイルとファームウェアをダウンロードします。コンソール上で“Download 10 ... Done”が表示されビット・ファイルとファームウェアの両方のプログラムが完了します。その後本メニューを抜けてLED 状態とシリアル・コンソール画面を確認してください。



```

C:\ ISE Design Suite Command Prompt
D:\ready_for_download>zc706_bist.bat

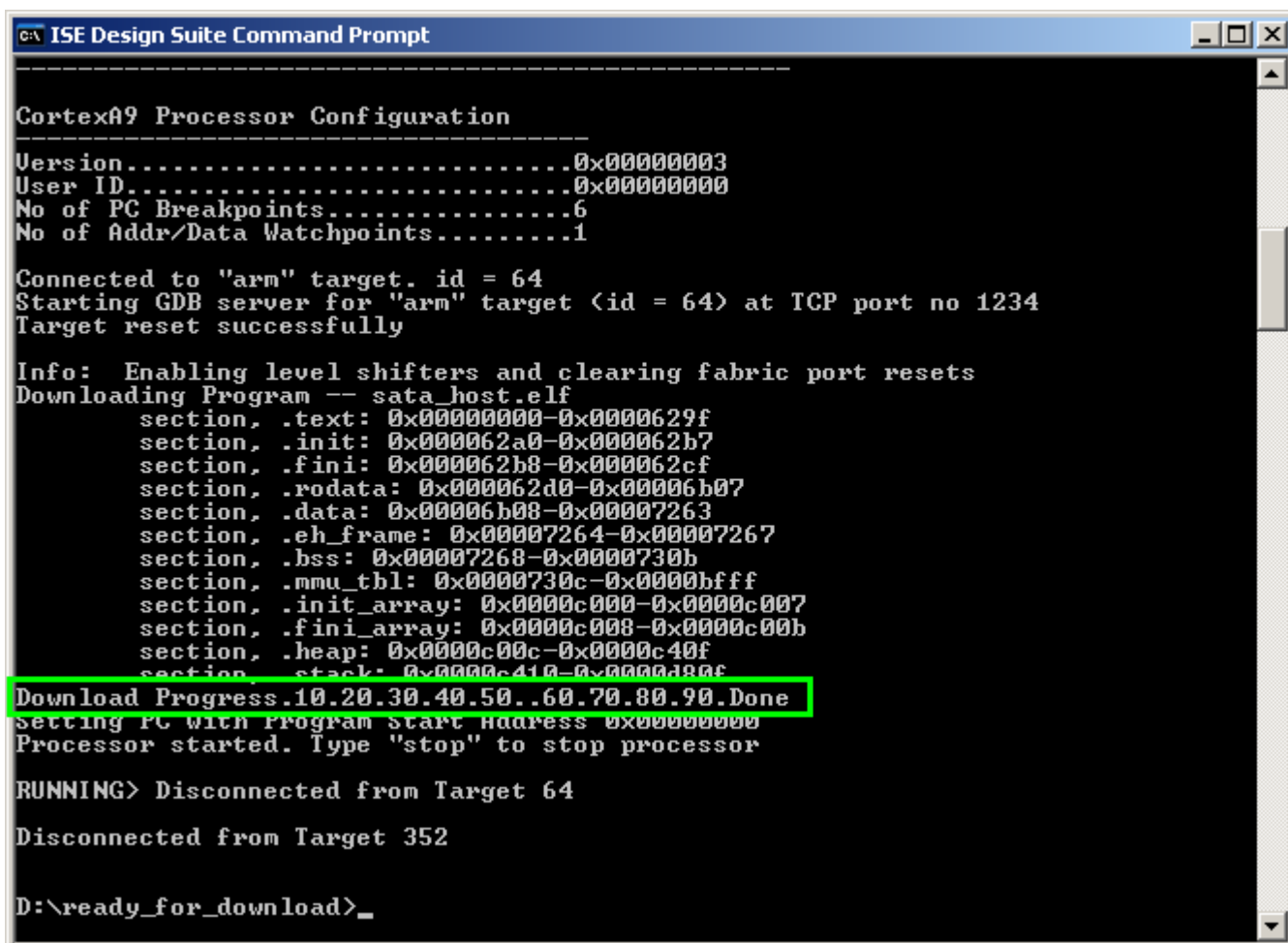
D:\ready_for_download>xmd -tcl download_bit.tcl system.bit
Xilinx Microprocessor Debugger (XMD) Engine
Xilinx EDK 14.4 Build EDK_P.49d
Copyright (c) 1995-2012 Xilinx, Inc. All rights reserved.
Executing user script : download_bit.tcl
Terminate batch job (Y/N)? y

D:\ready_for_download>zc706_bist.bat

D:\ready_for_download>xmd -tcl download_bit.tcl system.bit
Xilinx Microprocessor Debugger (XMD) Engine
Xilinx EDK 14.4 Build EDK_P.49d
Copyright (c) 1995-2012 Xilinx, Inc. All rights reserved.
Executing user script : download_bit.tcl
Programming Bitstream -- system.bit
Fpga Programming Progress .....10.....20.....30.....40.....
50.....60.....70.....80.....90.....Done
Successfully downloaded bit file.

```

図 2-5: ZC706 ボードのコンフィグレーション・ファイルのダウンロード



```

C:\ ISE Design Suite Command Prompt
-----
CortexA9 Processor Configuration
-----
Version.....0x00000003
User ID.....0x00000000
No of PC Breakpoints.....6
No of Addr/Data Watchpoints.....1

Connected to "arm" target. id = 64
Starting GDB server for "arm" target (id = 64) at TCP port no 1234
Target reset successfully

Info: Enabling level shifters and clearing fabric port resets
Downloading Program -- sata_host.elf
section, .text: 0x00000000-0x00000629f
section, .init: 0x0000062a0-0x0000062b7
section, .fini: 0x0000062b8-0x0000062cf
section, .rodata: 0x0000062d0-0x000006b07
section, .data: 0x000006b08-0x000007263
section, .eh_frame: 0x000007264-0x000007267
section, .bss: 0x000007268-0x00000730b
section, .mmu_tbl: 0x00000730c-0x00000bfff
section, .init_array: 0x00000c000-0x00000c007
section, .fini_array: 0x00000c008-0x00000c00b
section, .heap: 0x00000c00c-0x00000c40f
section, .stack: 0x00000c410-0x00000d80f
Download Progress.10.20.30.40.50..60.70.80.90.Done
setting PC with program start address 0x00000000
Processor started. Type "stop" to stop processor

RUNNING> Disconnected from Target 64

Disconnected from Target 352

D:\ready_for_download>_

```

図 2-6: ZC706 ボードのファームウェアのダウンロード

- ZC706 以外のボードの場合、ビット・ファイルは Vivado または IMPACT ツールよりダウンロードできます。

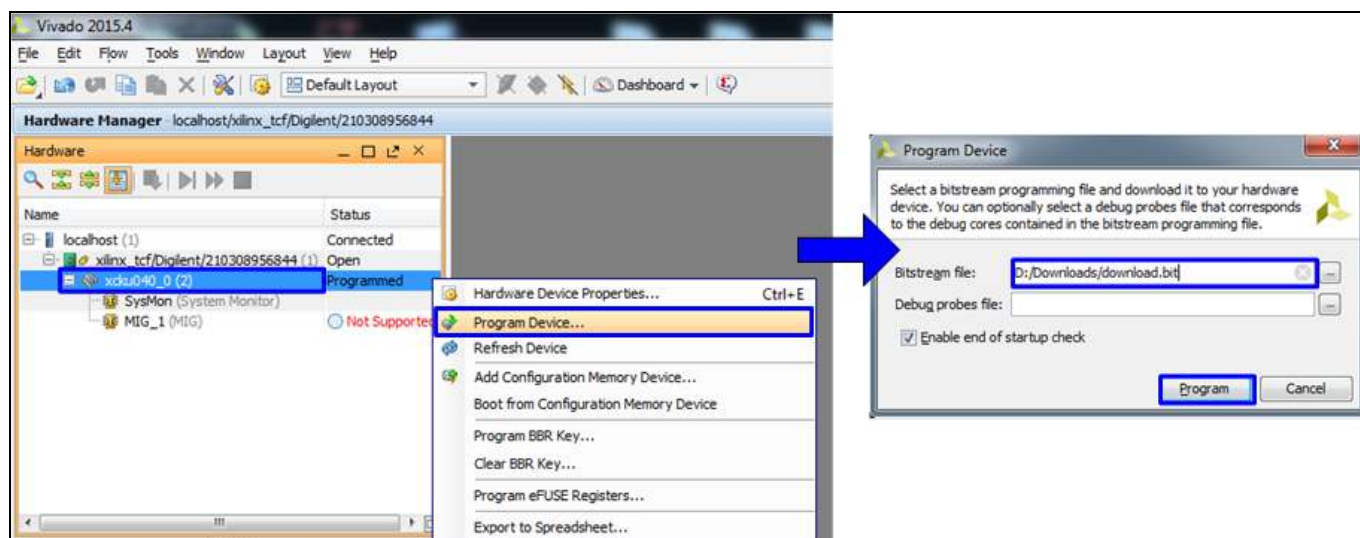


図 2-7: ZC706 以外のボードを Vivado ツールからダウンロードする場合

- FPGA が動作を開始したら FPGA 評価ボード上の(PL) GPIO LED 状態が図 2-8 または図 2-9 のように点灯していることを確認します。LED0/L と LED1/C は必ず点灯してなくてはなりません、LED2/R は SATA 速度に応じた発光状態となります。各 LED については以下に説明します。

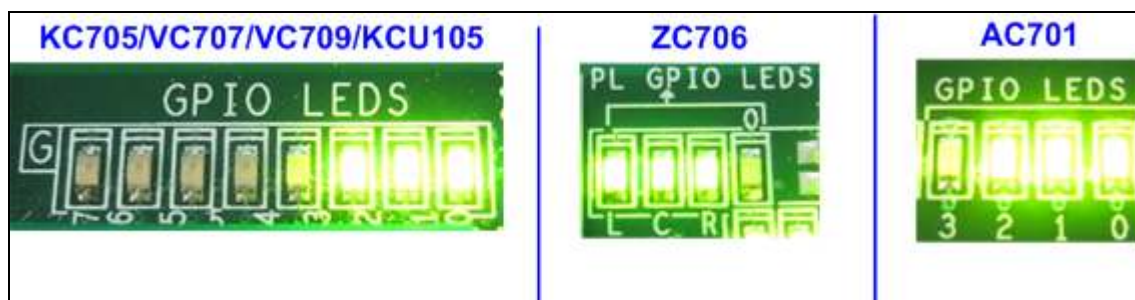


図 2-8: SATA-3 速度でシステム起動が完了した場合の LED 状態

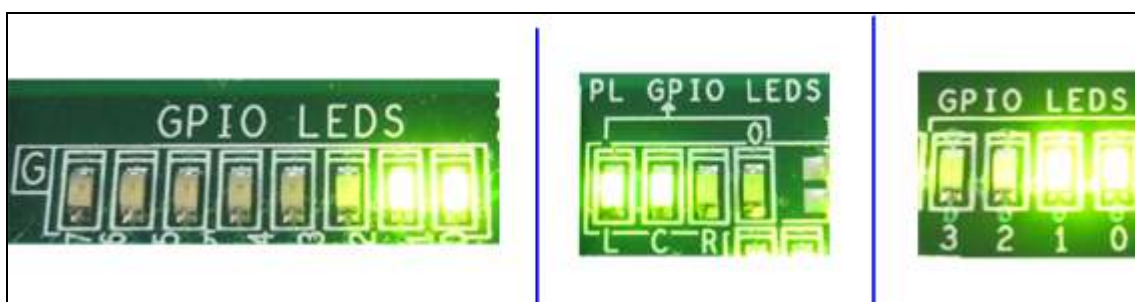


図 2-9: SATA-2 速度でシステム起動が完了した場合の LED 状態

| LED | 点灯 | 消灯 |
|------|----------|---------------------------------------------------------------------------------------|
| LED0 | OK | FMC アダプタ基板上の SATA リファレンス・クロック用の 150MHz オシレータからのクロックが供給されていません。FMC アダプタ基板の勘合を確認してください。 |
| LED1 | OK | 接続 SATA ドライブが認識できません。ドライブの接続状態やドライブ用 ATX 電源供給状態を確認してください。 |
| LED2 | SATA-III | SATA-II |
| LED3 | 常時 OFF | |

表 2-2: LED 定義

- PC のシリアル通信ソフトウェアにて、下図 2-2 のようにメイン・メニューが表示されることを確認してください。このメニュー表示後に各種コマンド操作が可能となります。図 2-2 のメニューが表示されない場合シリアル通信ケーブルや設定条件を確認してください。

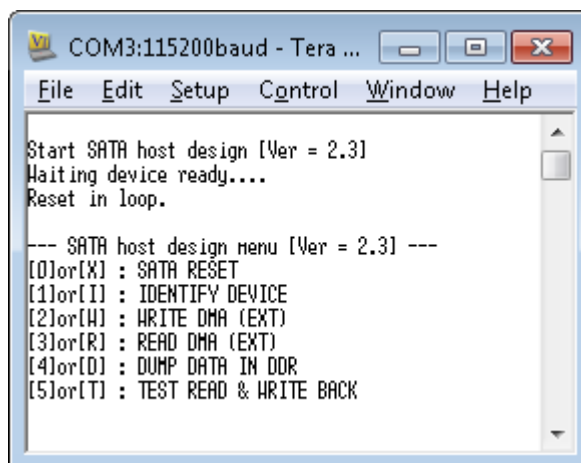


図 2-10: シリアル・コンソールに表示されるメイン・メニュー画面

3 メイン・メニュー

3.1 SATA RESET

- ‘0’ または ‘X’ キーにより SATA-IP と PHY モジュールの両方に対してハードウェア・リセットを発行します。このメニューにより SATA のイニシャライズ処理が再実行され、図 3-1 に示すコンソール画面のように”SATA RESET selected”と表示されます。

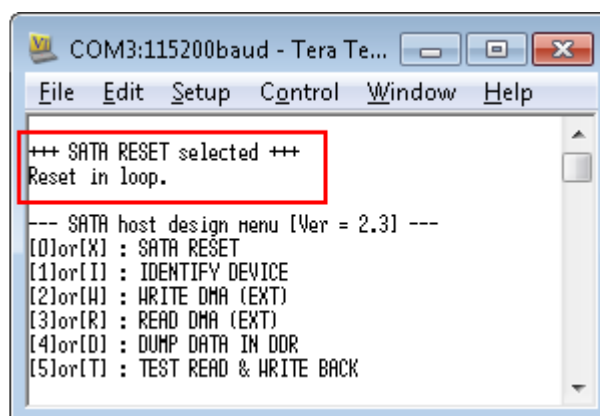


図 3-1: SATA Reset メニュー実行時の画面

3.2 IDENTIFY DEVICE

- ‘1’ または ‘I’ キーにより接続 SATA デバイスに対して”IDENTIFY DEVICE”コマンドを発行します。
- 実行結果としてディスク情報(モデル番号、48bitLBA サポートの有無、ディスク容量、UDMA モード)が図 3-2 に示すように表示されます。

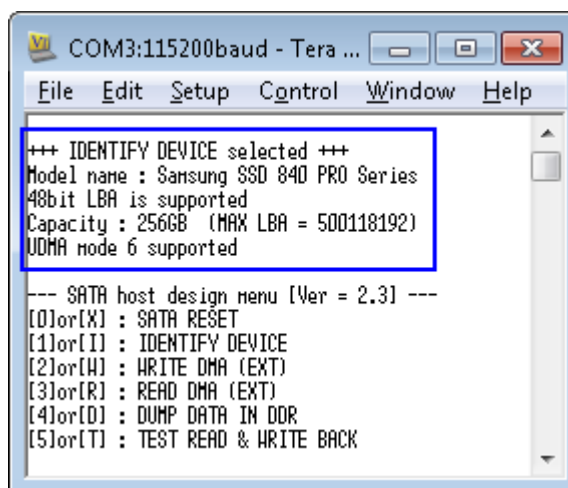
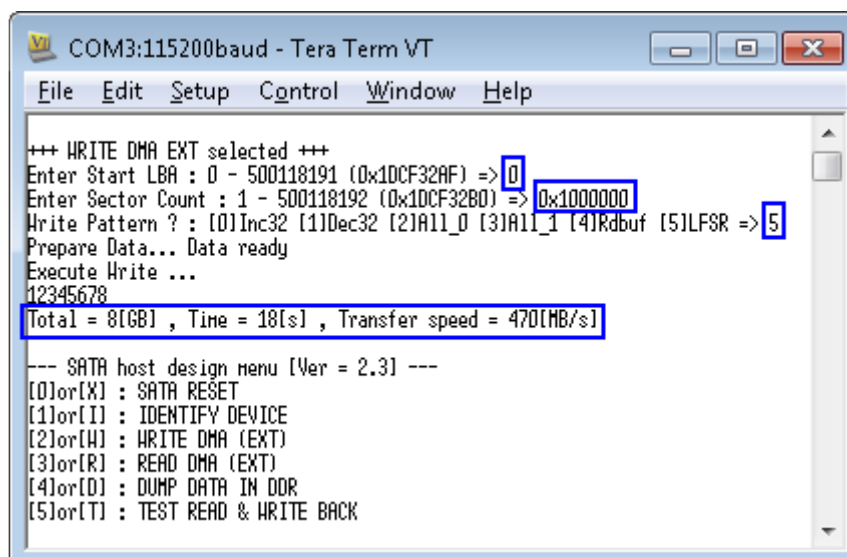


図 3-2: IDENTIFY DEVICE コマンドによるディスク情報の表示画面

3.3 WRITE DMA (EXT)

- ‘2’または‘W’キーにより接続 SATA デバイスに対して”WRITE DMA (EXT)”すなわちライト・コマンドを発行します。
- このコマンドには以下の3パラメータ入力が必要です。
 - 1) Start LBA : ライトを開始する LBA アドレスを入力します。 入力はデフォルトでは 10 進数ですが先頭に”0x”をつけて入力すると 16 進数で入力できます。(例:”0x123ABC”など)
 - 2) Sector Count : ライトするデータ量をセクタ数(1 セクタ=512 バイト)単位で入力します。 先頭に”0x”をつけると 16 進数で入力できます。この値が 65,537 以上の(32M バイトのライト・データ・バッファの容量を超える)場合、HDD/SSD にライトされるデータは 65,536 セクタごとに繰り返すパターンで書き込まれます。
 - 3) Write pattern : HDD/SSD に書き込むデータ・パターンを指定します。本デモでは以下 5 種類のテスト・パターンの中から選択できます。
 - [0] 32 ビット・インクリメンタル・パターン
 - [1] 32 ビット・デクリメンタル・パターン
 - [2] オール 0(00000000H)パターン
 - [3] オール 1(FFFFFFFFH)パターン
 - [4] 現在のリード・バッファの内容を書き込みデータとして指定
 - [5] LFSR による擬似ランダムパターン
- パラメータが正しく入力されると以下の流れでコマンドを実行します。
 - “Prepare data”が表示され CPU が指定パターンをライト・バッファに書き込みます。
 - “Execute Write”が表示され、CPU が SATA デバイスに対してライト・コマンドを発行し、データを転送します。
 - ライト・コマンドが完了するとコマンド実行時間と転送データ量から計算された転送速度が表示されます。
- 下図 3-3 にライト・コマンドの実行画面の例を表示します。このライト・コマンドは図 3-4 のように無効なパラメータ値を入力することでコマンド実行前に中断することが可能です。あるいは図 3-5 のようにコマンド実行中に何かキー入力操作を行うことでも中断します。



```

COM3:115200baud - Tera Term VT
File Edit Setup Control Window Help
+++ WRITE DMA EXT selected +++
Enter Start LBA : 0 - 500118191 (0x10CF32AF) => 0
Enter Sector Count : 1 - 500118192 (0x10CF32B0) => 0x1000000
Write Pattern ? : [0]Inc32 [1]Dec32 [2]A11_0 [3]A11_1 [4]Rdbuf [5]LFSR => 5
Prepare Data... Data ready
Execute Write ...
12345678
Total = 8[GB] , Time = 18[s] , Transfer speed = 470[MB/s]

--- SATA host design menu [Ver = 2.3] ---
[0]or[X] : SATA RESET
[1]or[I] : IDENTIFY DEVICE
[2]or[W] : WRITE DMA (EXT)
[3]or[R] : READ DMA (EXT)
[4]or[D] : DUMP DATA IN DDR
[5]or[T] : TEST READ & WRITE BACK
  
```

図 3-3: ライト・コマンド表示画面

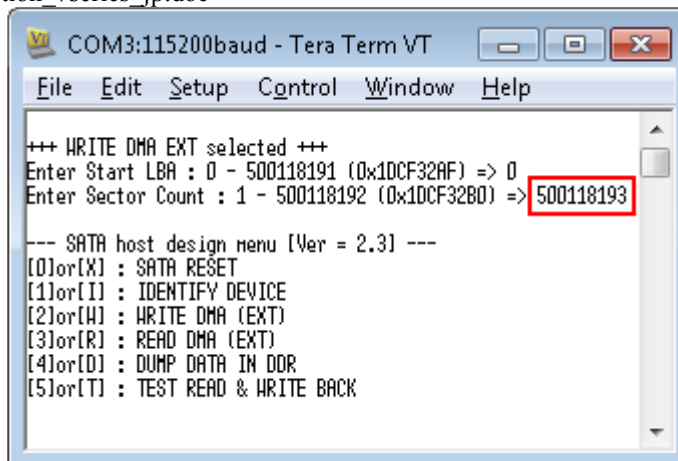


図 3-4: 無効なパラメータ入力によるライト・コマンドの中断

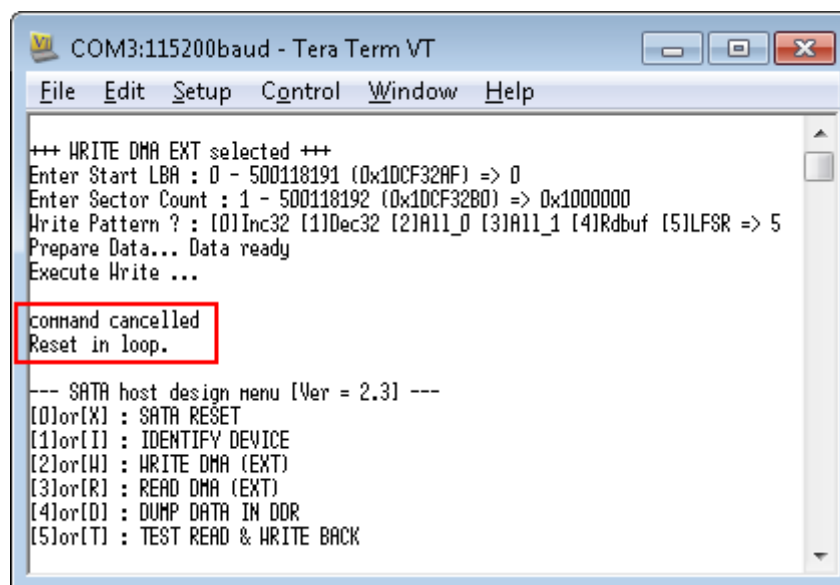
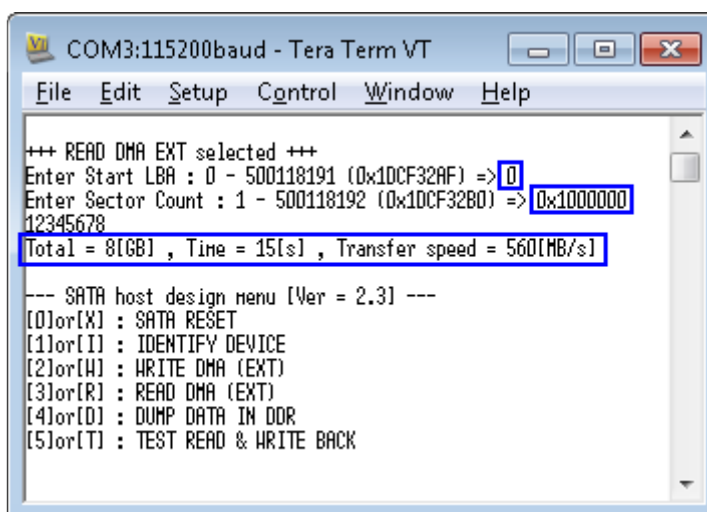


図 3-5: ライト・コマンド実行中のキー入力操作による中断

3.4 READ DMA (EXT)

- ‘3’または‘R’キーにより接続 SATA デバイスに対して”READ DMA (EXT)”すなわちリード・コマンドを発行します。
- このコマンドには以下の3パラメータ入力が必要です。
 - 1) Start LBA :リードを開始する LBA アドレスを入力します。 入力はデフォルトでは 10 進数ですが先頭に”0x”をつけて入力すると 16 進数で入力できます。(例:”0x123ABC”など)
 - 2) Sector Count : リードするデータ量をセクタ数(1セクタ=512バイト)単位で入力します。 先頭に”0x”をつけると 16 進数で入力できます。 この値が 65,537 以上の(32M バイトのリード・データ・バッファの容量を超える)場合、ペリファイ実行の選択メッセージを表示せず図 3-6 のように転送速度を表示してからメイン・メニューに戻ります。
 - 3) Verify pattern : このメニューは Sector Count 数が 65,536 あるいはそれ以下の場合、図 12 のようにリード動作を実行した後に表示されます。 指定するペリファイ・パターンは WRITE DMA (EXT)メニューにおける Write Pattern と同じ6種類のテスト・パターンとなります。 ペリファイを選択した場合、全データが一致すると図 12 左側のように”Verify Data … Success”と表示されますが、不一致があった場合は図 3-7 右側のように”Data Mismatch”と表示されます。(T の値が期待値で F の値が検出されたリード値です。)
- リード・コマンドでもライト・コマンドと同様、無効なパラメータ値を入力することで図 3-8 のようにコマンド実行前に中断することが可能です。あるいは図 3-9 に示すように、コマンド実行中に何かキー入力操作を行うことでも中断します。



```

COM3:115200baud - Tera Term VT
File Edit Setup Control Window Help
+++ READ DMA EXT selected +++
Enter Start LBA : 0 - 500118191 (0x10CF32AF) => 0
Enter Sector Count : 1 - 500118192 (0x10CF32B0) => 0x1000000
12345678
Total = 8[GB] , Time = 15[s] , Transfer speed = 560[MB/s]

--- SATA host design menu [Ver = 2.3] ---
[0]or[X] : SATA RESET
[1]or[I] : IDENTIFY DEVICE
[2]or[W] : WRITE DMA (EXT)
[3]or[R] : READ DMA (EXT)
[4]or[D] : DUMP DATA IN DDR
[5]or[T] : TEST READ & WRITE BACK
  
```

図 3-6: Sector Count が 65,537 以上の場合のリード・コマンド表示画面

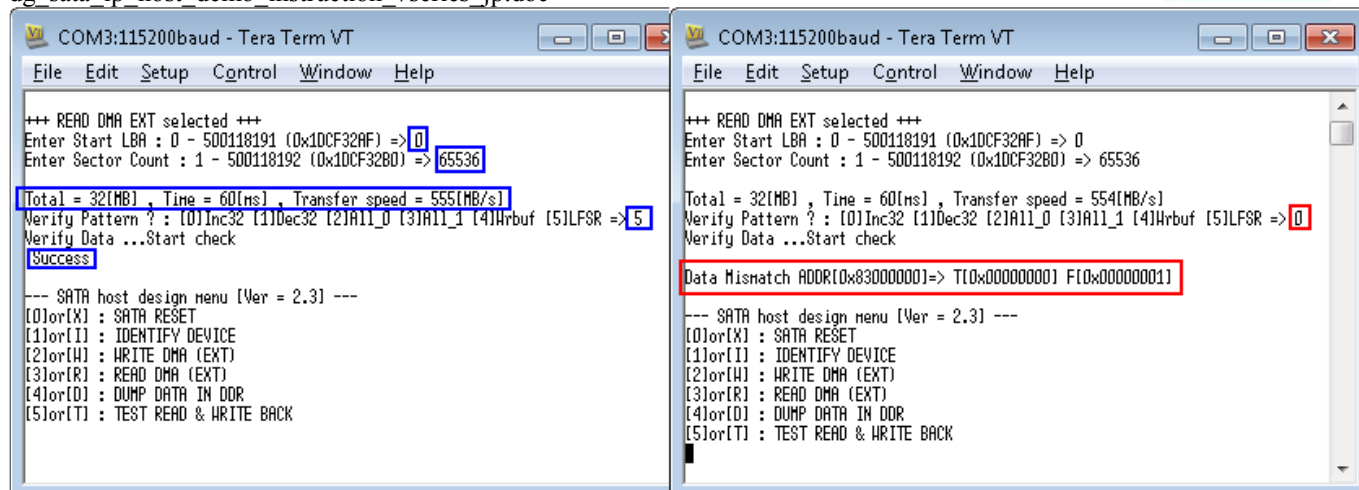


図 3-7: Sector Count が 65,536 以下でベリファイを選択した場合の表示画面

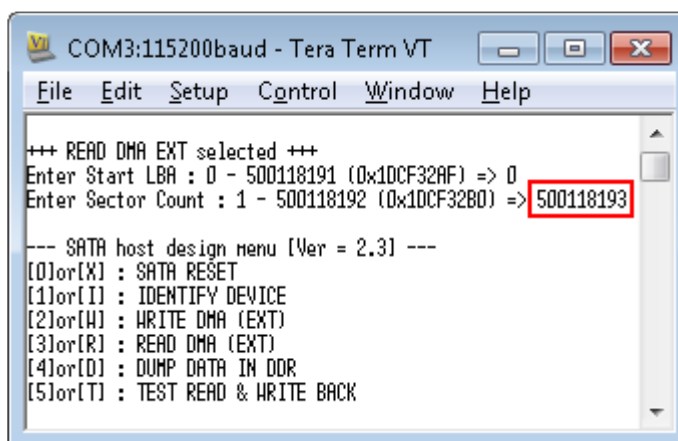


図 3-8:無効なパラメータ入力によるリード・コマンドの中断

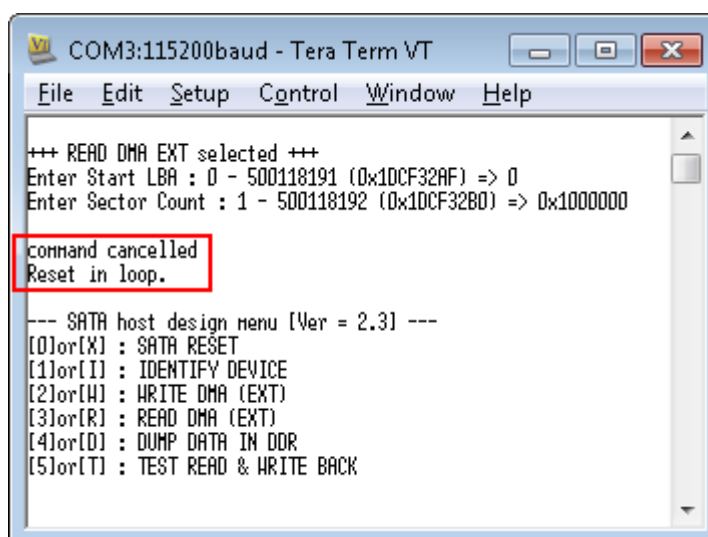


図 3-8: リード・コマンド実行中のキー入力操作による中断

3.5 DUMP DATA IN DDR

- ‘4’または‘D’キーによりFPGA評価ボードのDDR3/4メモリで構築したライト・バッファやリード・バッファの内容を表示するDUMPメニューに移ります。本デザインでは以下のメモリ空間にマッピングされています。
 - KCU105 以外の場合: アドレス = 8000_0000h ~ BFFF_FFFFh
 - KCU105 の場合: アドレス = 8000_0000h ~ FFFF_FFFFh
- DUMPには以下6種類のサブ・メニューがあります。
 - ‘G’ (Goto): このサブ・メニューによりDUMP表示するアドレスを図3-10のように直接指定します。表示先アドレスは先頭に“0x”をつけて16進数で入力します。(先頭に“0x”をつけない場合10進数で認識されますのでご注意ください。)

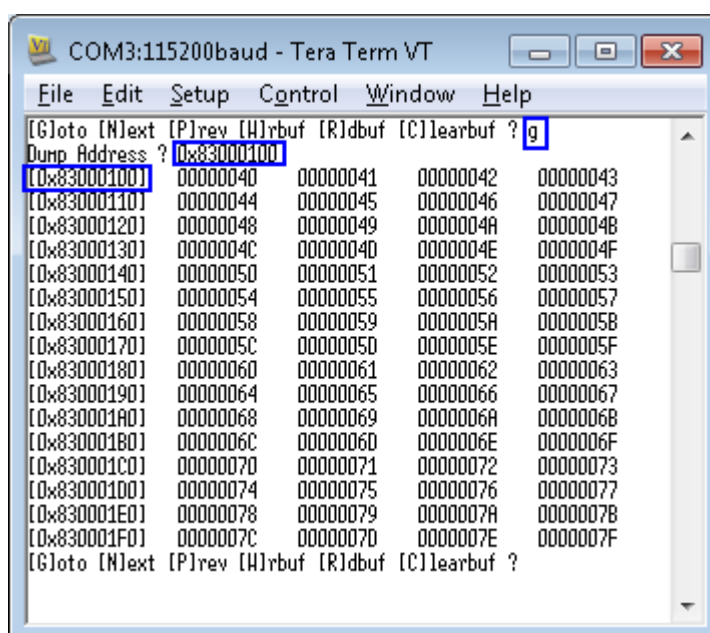


図 3-10: ‘G’oto サブ・メニューの表示画面

- ‘N’ (Next) : このサブ・メニューにより図 3-11 左画面に示すように、次の 256 バイト・データを表示します。
- ‘P’ (Previous) : このサブ・メニューにより図 3-11 右画面に示すように、前の 256 バイト・データを表示します。

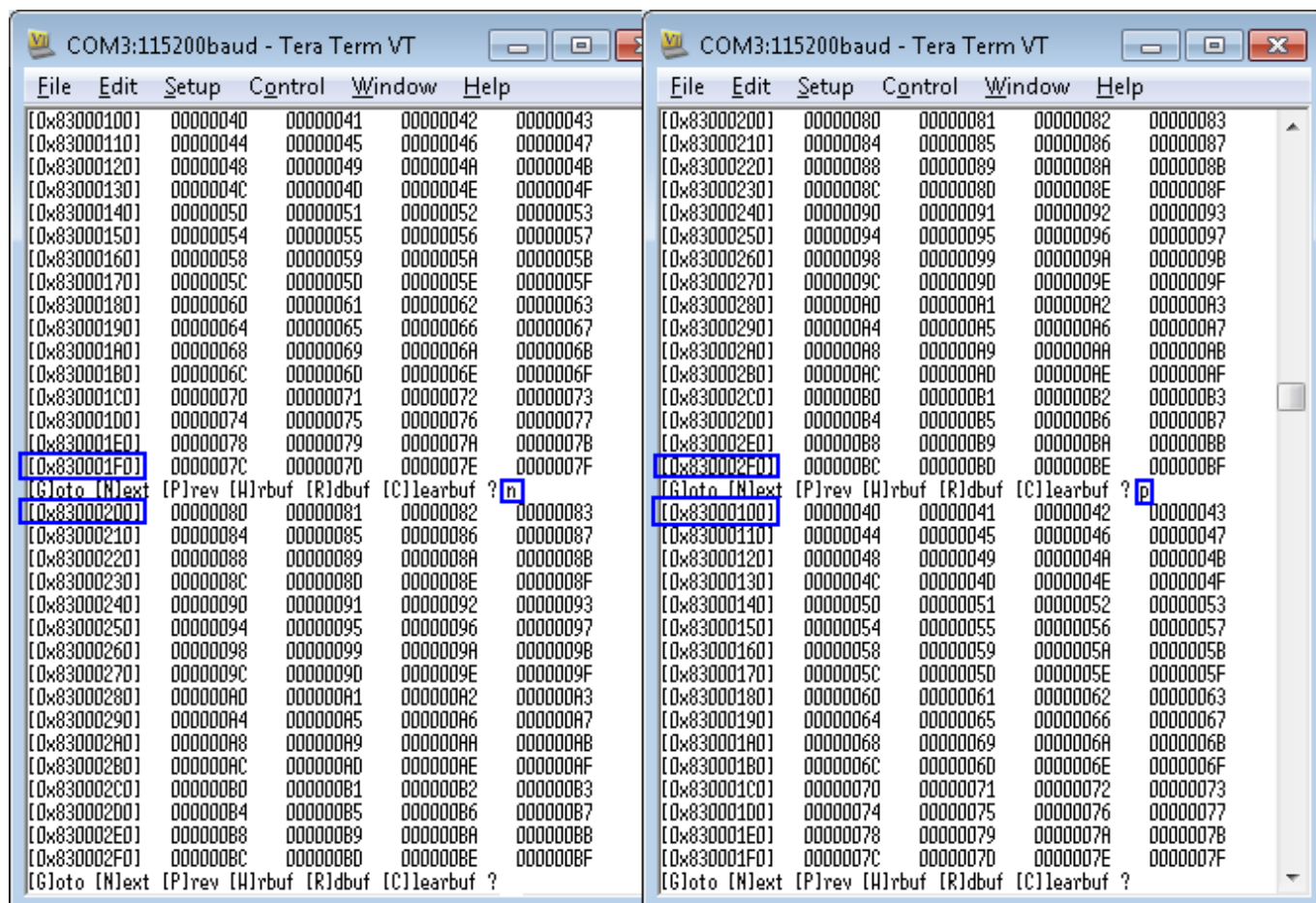


図 3-11: ‘N’ext / ‘P’revious”サブ・メニューの表示画面

- 'W' (Write Buffer) : このサブ・メニューにより図 3-12 左画面に示すように、ライト・バッファの先頭から 256 バイト・データを表示します。
- 'R' (Read Buffer) : このサブ・メニューにより図 3-12 右画面に示すように、リード・バッファの先頭から 256 バイト・データを表示します。

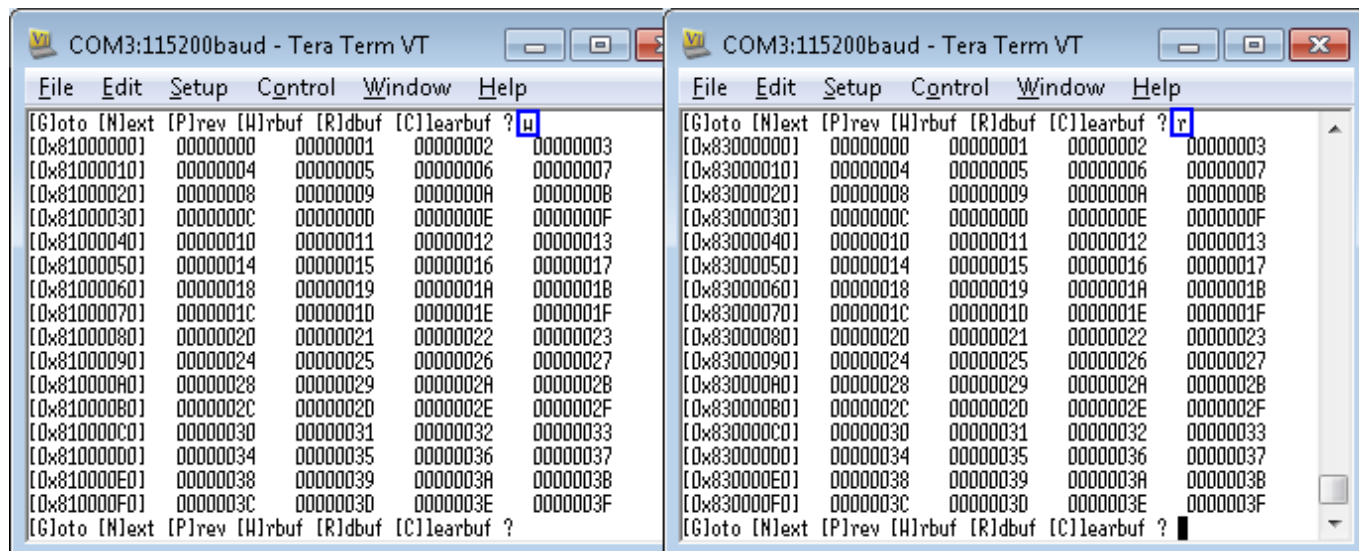


図 3-12: 'W' rbuf / 'R' dbuf サブメニューの表示画面

- 'C' : (Clear Buffer) : このサブ・メニューにより図 3-13 に示すように、ライト・バッファまたはリード・バッファをゼロクリアします。各バッファは'Y' でクリアしますが'N' ではクリアせず現在のデータを維持します。

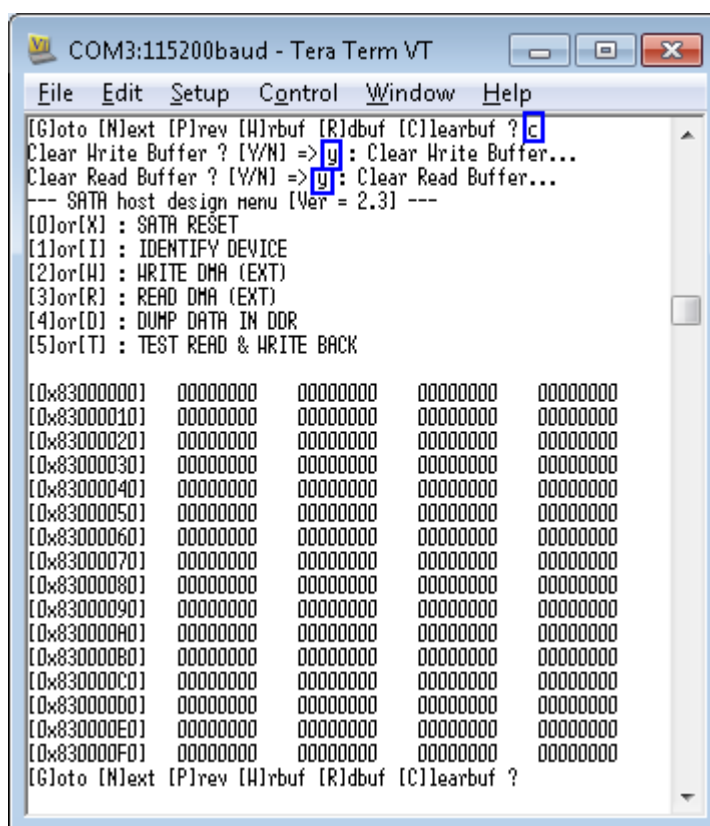


図 3-13: 'C'learbuf サブ・メニューの表示画面

- DUMP メニューは、上記 6 種類のサブ・メニュー以外のキー入力(例えば'X'キー等)により終了し、下図 3-14 のようにメイン・メニューに戻ります。

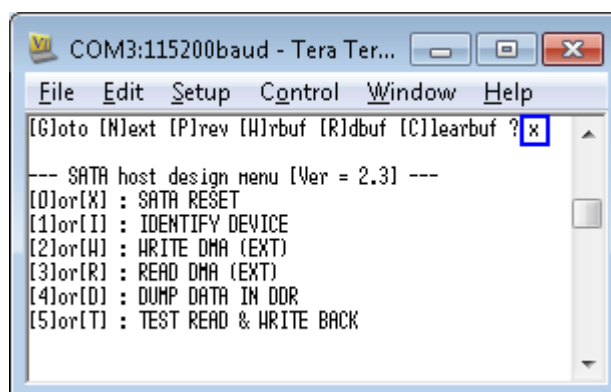
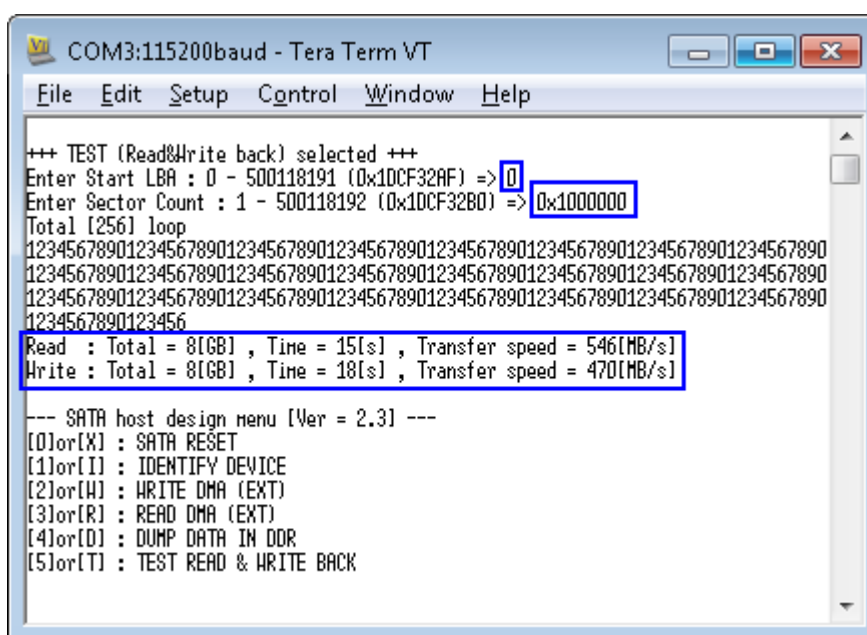


図 3-14: DUMP メニューの終了

3.6 TEST READ & WRITE BACK

- ‘5’または‘T’キーにより接続 SATA デバイスに対してテスト・コマンドを発行します。
- このテスト・コマンドでは書き込みテスト・データのセットや読み出しデータのベリファイは行われません。
- 本テスト・コマンドの結果として図 3-15 に示すようにライトとリードの速度が表示されます。“READ DMA (EXT)”等と同様、以下 2 つのパラメータ入力が求められます。
 - 1) Start LBA :テストを開始する LBA アドレスを入力します。 入力はデフォルトでは 10 進数ですが先頭に“0x”をつけて入力すると 16 進数で入力できます。(例:”0x123ABC”など)
 - 2) Sector Count : テストするデータ量をセクタ数(1セクタ=512バイト)単位で入力します。先頭に”0x”をつけると 16 進数で入力できます。
- パラメータが正しく入力されると図 3-15 のように実行ループ数を表示してテストを実行します。
- テスト中にキー入力することでテスト動作は中断しますが、図 3-16 のようにテスト開始から中断までのデータ量・実行時間・転送速度を表示します。

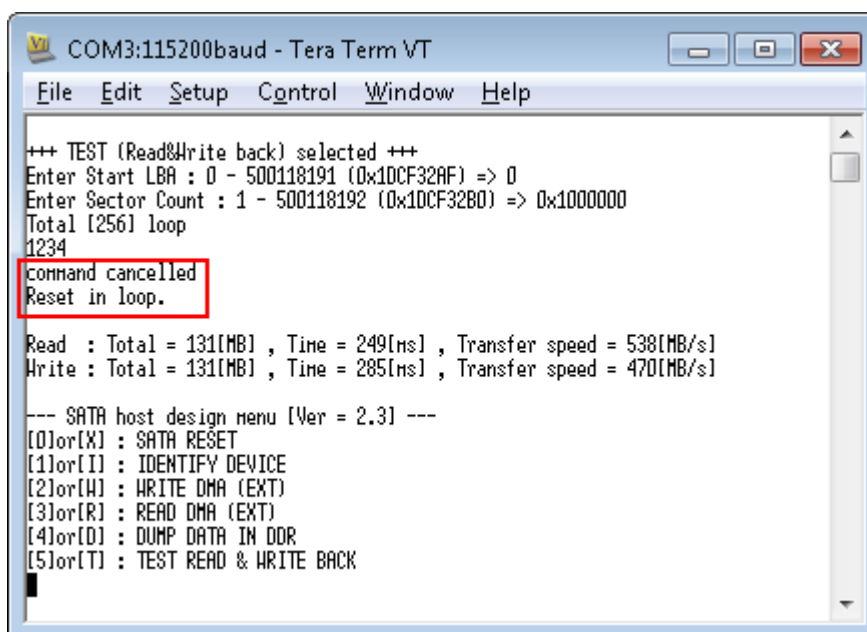


```

COM3:115200baud - Tera Term VT
File Edit Setup Control Window Help
+++ TEST (Read&Write back) selected +++
Enter Start LBA : 0 - 500118191 (0x10CF32AF) => 0
Enter Sector Count : 1 - 500118192 (0x10CF32B0) => 0x1000000
Total [256] loop
1234567890123456789012345678901234567890123456789012345678901234567890
1234567890123456789012345678901234567890123456789012345678901234567890
1234567890123456789012345678901234567890123456789012345678901234567890
1234567890123456
Read  : Total = 8[GB] , Time = 15[s] , Transfer speed = 546[MB/s]
Write : Total = 8[GB] , Time = 18[s] , Transfer speed = 470[MB/s]

--- SATA host design menu [Ver = 2.3] ---
[0]or[X] : SATA RESET
[1]or[I] : IDENTIFY DEVICE
[2]or[W] : WRITE DMA (EXT)
[3]or[R] : READ DMA (EXT)
[4]or[D] : DUMP DATA IN DDR
[5]or[T] : TEST READ & WRITE BACK
  
```

図 3-15: TEST メニューの表示画面



```

COM3:115200baud - Tera Term VT
File Edit Setup Control Window Help
+++ TEST (Read&Write back) selected +++
Enter Start LBA : 0 - 500118191 (0x10CF32AF) => 0
Enter Sector Count : 1 - 500118192 (0x10CF32B0) => 0x1000000
Total [256] loop
1234
command cancelled
Reset in loop.

Read  : Total = 131[MB] , Time = 249[ms] , Transfer speed = 538[MB/s]
Write : Total = 131[MB] , Time = 285[ms] , Transfer speed = 470[MB/s]

--- SATA host design menu [Ver = 2.3] ---
[0]or[X] : SATA RESET
[1]or[I] : IDENTIFY DEVICE
[2]or[W] : WRITE DMA (EXT)
[3]or[R] : READ DMA (EXT)
[4]or[D] : DUMP DATA IN DDR
[5]or[T] : TEST READ & WRITE BACK
  
```

図 3-16: TEST メニューを中断した場合の表示画面

4 改版履歴

| リビジョン | 日付 | 履歴 |
|-------|------------|-----------------------------------|
| 1.0 | 21-Apr-14 | Initial version release |
| 2.0 | 21-Jan-16 | Support 7-series and KCU105 board |
| 2.0J | 2017/03/29 | 英語版 Rev2.0 に対応した日本語翻訳版を作成 |