

IP Lock

AES暗号処理方式 IPセキュリティシステム「IP Lock」

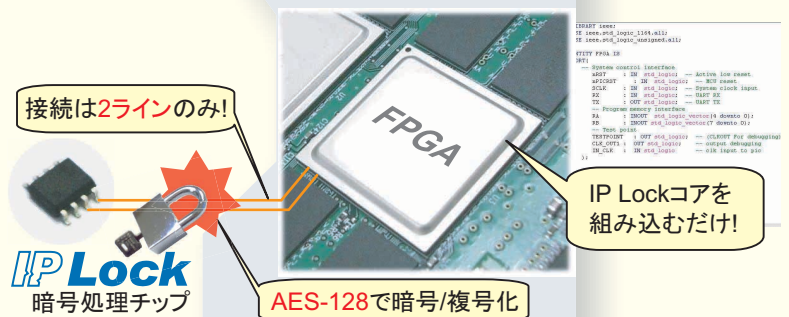
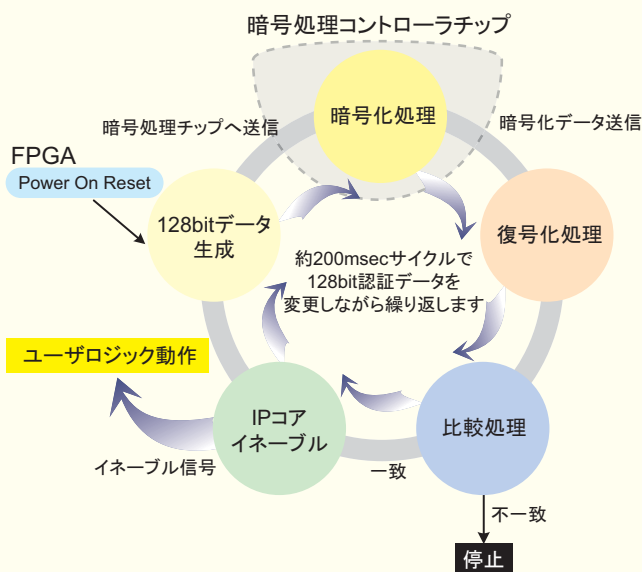
FPGAコピー防止用ICチップ



IP Lockは信頼性の極めて高いAES暗号技術を採用したFPGAロジックセキュリティ・システムです。IP LockをFPGAに組み込み、暗号処理コントローラチップと接続するだけで、FPGA内のIP資産を不法な複製からプロテクトします。

特長

- AES-128暗号方式による強固なセキュリティ
- 1秒間に5回の認証データの変更・暗号化とセキュリティ照合
- 自然乱数発生回路により、真にランダムな認証データの生成を実現
- 暗号処理チップを外すとロジックの一部あるいはすべての機能が停止
- FPGAとIP Lockの接続は2ラインのみ
- ラボラトリースパック(試作用途)とIP Lockライター+ブランクチップ(量産用途)を用意



かんたんに実装!!

堅牢なセキュリティを実現!!