

VariClock の低電圧対応

Ver1.0

本アプリケーション・ノートにおいて、VariClock を 2.5V-LVTTL や LVDS 信号レベルのクロックに適用する具体的な方法について説明します。

[目次]

1: VariClock の出力レベル.....	2
2: 2.5V-LVTTL の対応	3
3: LVDS の対応	4
4: 結論.....	4

1: VariClock の出力レベル

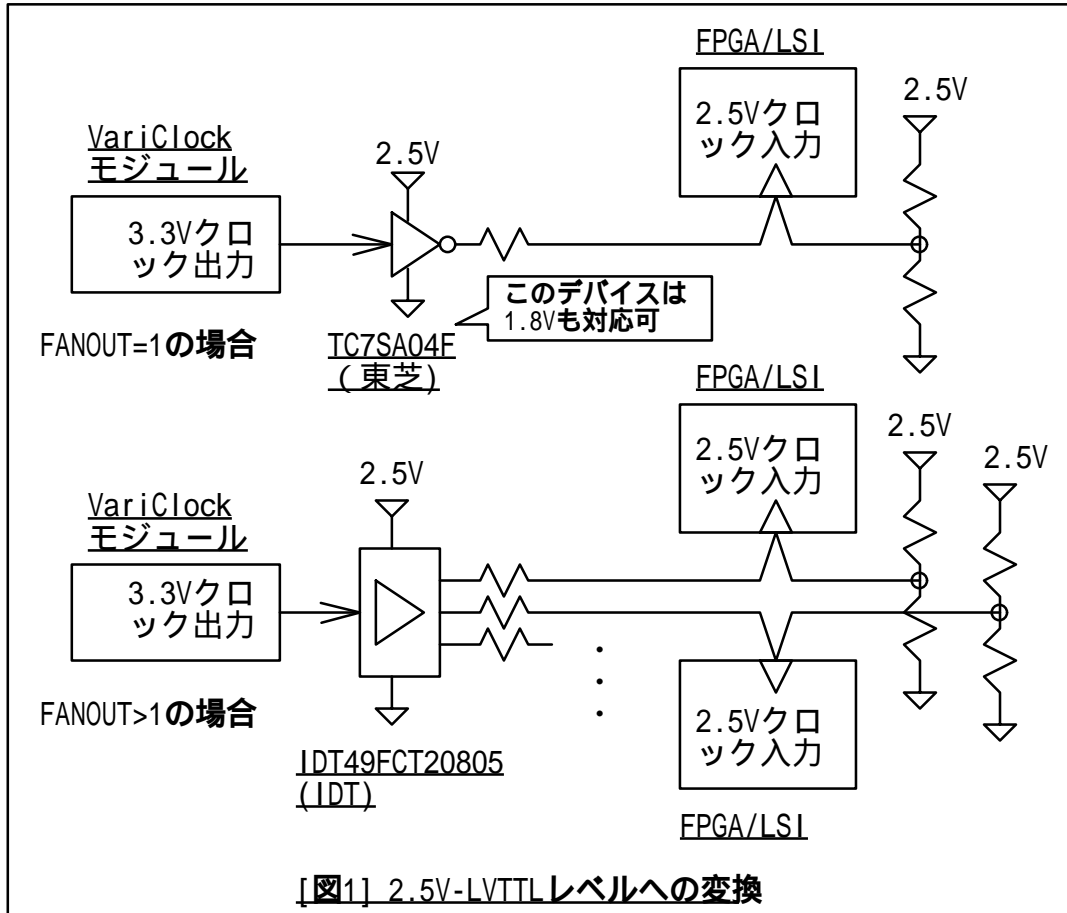
最新の LSI や FPGA は、低電圧化によりクロック入力として 3.3V-LVTTL レベルを許容できないケースがあります。一方 VariClock の出力レベルは 3.3V-LVTTL レベルであり High レベルの上限は 3.3V となる可能性があります。従って VariClock 接続先の LSI/FPGA 等のクロック入力において 3.3V の耐圧が保証されていない場合、VariClock を直接接続することができません。また、クロックが LVDS など差動信号で供給しなくてはならない場合も、クロックをその信号規格に対応する必要があります。

また、VariClock の接続先が複数のデバイスとなった場合には、レベル変換だけではなく増加したファンアウトに対応するためのクロック・ドライバの挿入も必要となります。この場合、入力側が 3.3V-LVTTL であり、かつ出力側に要求される信号レベルを複数チャンネルでサポートするクロック・ドライバを選択するのが望まれます。

レベル変換とファンアウト対応をひとつのクロック・ドライバで行うことにより、デバイスが挿入されることによるジッタの増加を最小限に抑えることができます。

2: 2.5V-LVTTL の対応

2.5V-LVTTL でのクロック入力を必要とする LSI/FPGA においては、下図 1 のように 3.3V-LVTTL を 2.5V-LVTTL レベルに変換するためのデバイスを挿入する必要があります。



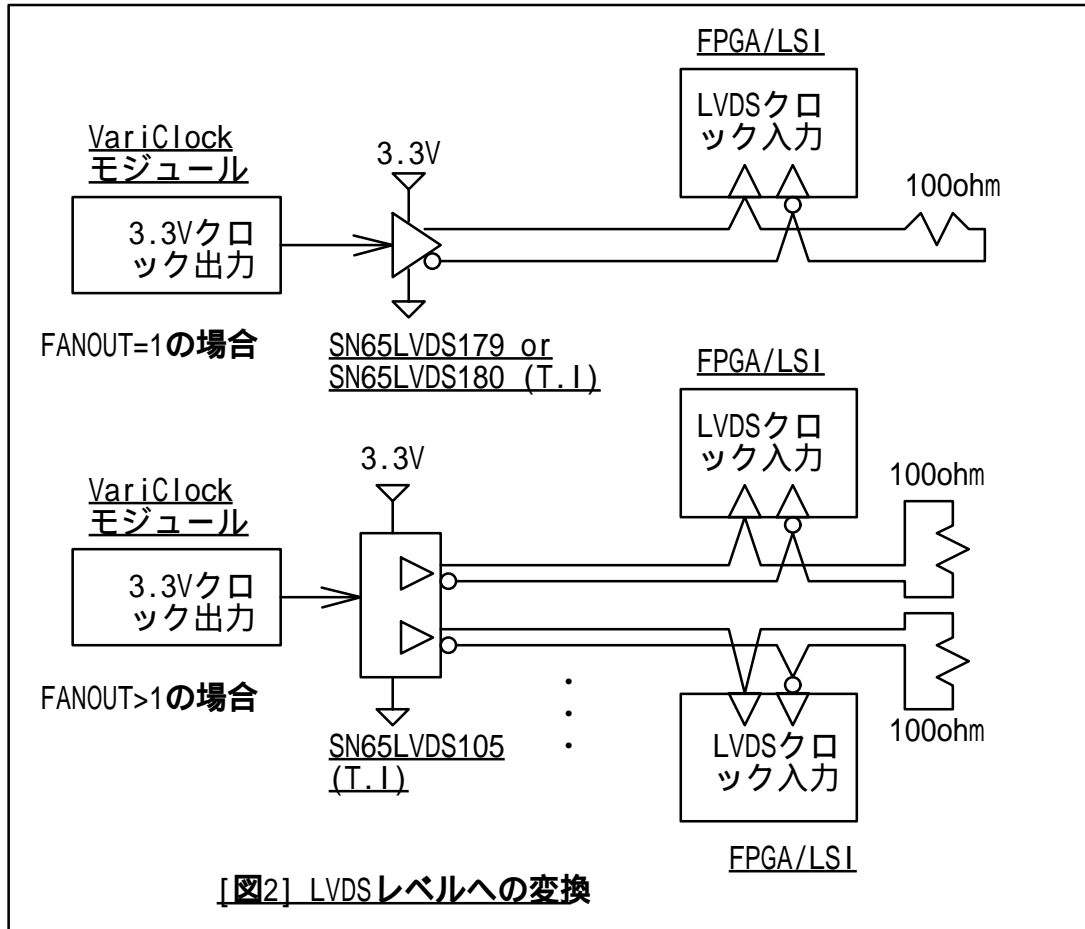
クロックの供給先が 1 デバイスのみ(FANOUT=1)の場合、レベル変換は 1 入力 1 出力のみで十分であるため、東芝製 TC7SA04F のような高速のワンゲート・ロジックが実装面積の点からも効率的です。このデバイスはインバータのためクロックの位相は 180 度反転しますが、反転前の VariClock のクロック出力を別回路で同時に使わない限り問題は生じません。また、TC7SA04F は電源電圧 1.8V にも対応可能です。

クロック供給先が複数デバイス(FANOUT>1)の場合は、レベル変換と同時にチャネル間スキューの小さいクロック・ドライバを使うのが有効です。IDT 製 IDT49F20805 のように 3.3V 入力を許容し 2.5V レベルで各クロックを供給できるクロック・ドライバが推奨されます。

クロック・ドライバには、ジッタ特性が悪化するため PLL を応用したデバイス(例えば ZeroDelay バッファなど)は使わないで下さい。クロック・ドライバ内部で位相を調整しない純粋な FANOUT バッファ・タイプのものを使うようにしてください。

3: LVDS の対応

LVDS クロック入力が必要とする LSI/FPGA においては、下図 2 のように 3.3V-LVTTL を LVDS レベルに変換するデバイスを入挿するする必要があります。



クロックの供給先が 1 デバイスのみ(FANOUT=1)の場合、T.I 製 SN65LVDS179 または SN65LVDS180 のような 1 チャネルのレベル・トランスレータを使うことができます。クロック供給先が複数デバイス(FANOUT>1)の場合は、T.I 製 SN65LVDS105 のように、レベル変換と同時にファンアウトを増やせるクロック・ドライバが推奨されます。LVDS の場合においても、PLL を応用したタイプの LVDS クロック・ドライバは、ジッタ悪化の原因となるため推奨できません。

4: 結論

供給クロックの信号規格に応じたレベル・トランスレータあるいはクロック・ドライバを入挿することにより、VariClock を 3.3V-LVTTL 以外のクロックに対応することが可能となります。